

超高速・高感度受光素子技術

高速・大容量化が進む通信システムの実現に向けて、さまざまな要求を満たすとともに、高感度を維持しつつ、高速動作が可能な受光素子を実現しましたので報告します。

むらもと よしふみ よしまつ としひで
村本 好史 / 吉松 俊英
 なだ まさひろ
名田 允洋

NTTフォトニクス研究所

超高速・高感度受光素子のニーズ

フォトニックネットワークを構成するキーデバイスの1つに、伝送後の光信号を電気信号に変換する光電変換素子として用いられている半導体受光素子があります。インターネットの普及や映像サービスの開始に伴い、フォトニックネットワーク自体はさらなる大容量化が求められており、通信速度は上がってきています。それに対応して、受光素子には効率良く高速信号を変換する、超高速・高感度動作が望まれています。

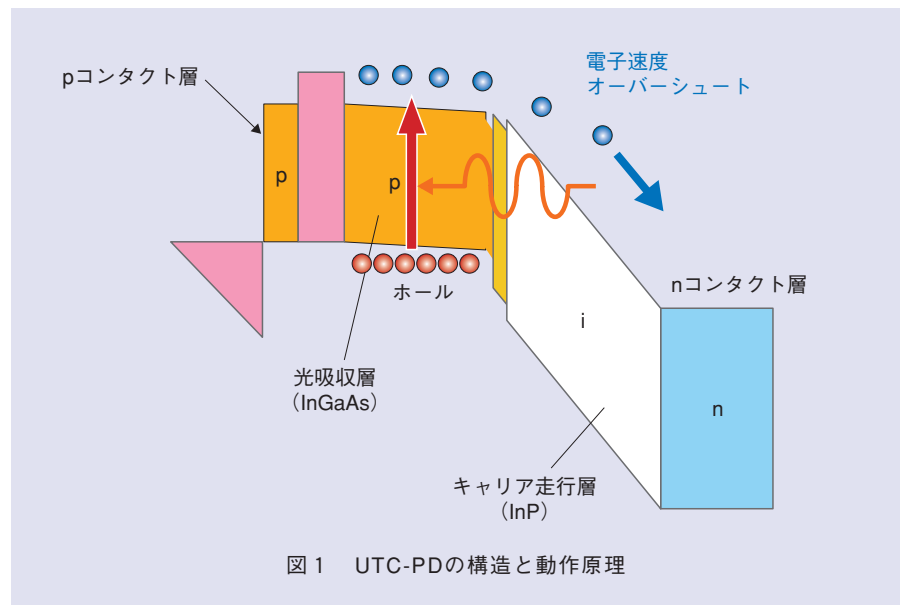
受光素子の超高速化技術

半導体受光素子では光吸収層で吸収された光がキャリアとして電子とホールのペアをつくり、この電子とホールが移動することにより電流が流れます。例えば、高速で光電変換が可能な半導体受光素子としてp型にドーピングされた層（p層）と、n型にドーピングされた層（n層）で光吸収層であるアンドロップ層（i層）を挟んだ、p-i-n型フォトダイオード（pin-PD）があります。pin-PDでは光吸収層で発生したキャリアは空乏化したアンドロップ層の電界により加速され、高速で移動すること

が可能です。ただし、発生するキャリアのうちホールは電子に比べて移動する速度が遅いため、動作速度の制限要因になります。このpin-PDで速度を制限している要因を排除し、さらなる高速化を可能にする素子として、我々は単一走行キャリアフォトダイオード（UTC-PD: Uni-Traveling Carrier Photodiode）を開発しました⁽¹⁾。

図1に示すようにUTC-PDの最大の特長は光吸収層がp型にドーピングされ、動作時に空乏化される領域（空乏層）がキャリア走行層として光吸収層とは別の材料で構成されていることで

す。p型光吸収層で発生したキャリアのうち、ホールが応答に要する時間は誘電緩和時間相当（ 10^{-12} 秒オーダー）になるため、素子の速度を決める要因としては電子の移動のみを考慮すればよいことになります。UTC-PDの電子の移動はp型吸収層での拡散とキャリア走行層でのドリフトになりますが、キャリア走行層ではオーバーシュート効果を利用することによりドリフト時間は短くなり、超高速動作を得ることが可能です。このことからUTC-PDでは、100 GHz以上のTHz領域での応用が大きい期待されています⁽²⁾。



デジタルコヒーレント通信システムへの応用

UTC-PDにおいては、光吸収層の厚みを薄くすることで電子の拡散距離を短くし、超高速動作をさせることが可能です。しかしその場合、受光感度が低下してしまうというトレードオフの関係があります。そこで受光感度を低下させることなく、超高速動作が可能であるUTC-PDの特長を活かし、通信システムへの導入を目指した素子がMIC型フォトダイオード（MIC-PD: Maximised Induced Current Photodiode）になります⁽³⁾。図2に示すようにMIC-PDは空乏層にも光吸収層と同じ材料を用いることで高感度化が可能になります。またUTC-PDと同様に、p型光吸収層で発生するキャリアの高速性を活かすことで、高速動作も同時に得ることが可能になります。

我々は、このMIC-PDを基本構造として新たな通信方式システムに対応した素子の研究開発を行っています。近年の通信大容量化に向けた新しい方式として100 Gbit/sデジタルコヒーレント通信システムがありますが⁽⁴⁾、本システムでは信号の検出用に常にハイパワーのローカル光が受光素子に入射されます。よって受光素子には高入力時においても高速・高感度動作を満たすことが求められます。これらの条件をクリアするために、新しく複合電界型MIC-PDを開発しました⁽⁵⁾。

従来のMIC-PDと複合電界型MIC-PDのバンド構造図と電界プロファイルを図2に示します。100 Gbit/sデジタルコヒーレント通信システムでは、受光素子の動作速度として、30 GHzを超える3 dB帯域が必要になります。キャリアが走行する時間を考慮して光吸収層の厚さを設計すると、アンドー

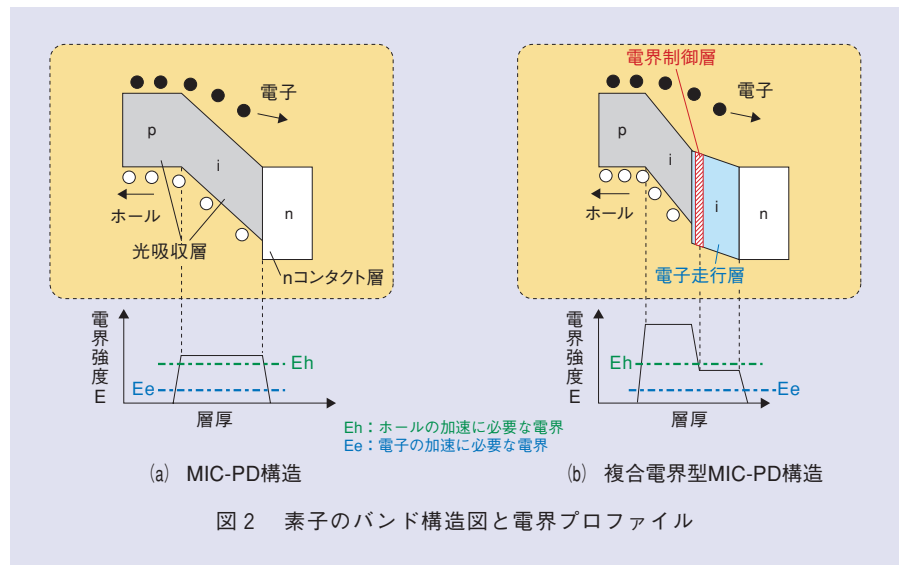
プ光吸収層が薄くなり、素子容量が増えてしまい、帯域が劣化します。そこで複合電界型MIC-PDは、MIC-PDのアンドープ光吸収層にさらに電子走行層と呼ばれる、吸収層よりもバンドギャップエネルギーの大きい半導体のアンドープ層を加えた構造になっています。この構造により、動作時の空乏化領域が従来のアンドープ光吸収層に加えて電子走行層まで広がることになり、素子容量が低減して帯域劣化を防ぐことが可能になります。また2つの層の間には電界制御層と呼ばれる層を設けて、空乏化領域の中でアンドープ光吸収層の電界を高くしつつ、電子走行層の電界を低くしています。光吸収層で発生した移動速度の遅いホールは高電界により吸収層に蓄積することを抑制することができます。また、移動速度の速い電子は低電界でも十分速く移動することができます。このように、光吸収層の電界を高く、電子走行層の電界を低くした電界プロファイルとすることで、高入力下での高速応答が可能になります。

実際に作製した複合電界型MIC-PDの周波数応答特性を図3に示します。素子へのバイアス電圧を2 Vに固

定し、入力パワーを増加して出力電流を増やしたときの応答特性ですが、4 mAまでの高出力状態でも応答特性は変わらず、3 dB帯域は35 GHz以上であることが分かります。以上の良好な結果は複合電界型MIC-PDが100 Gbit/sデジタルコヒーレント通信システム用受光素子として十分な性能を有していることを示しており、実際のシステム用受信器開発において搭載素子として採用されています。

高感度化技術

通信システムに要求される動作性能を維持しながら高感度特性を有することは、システム実現に向けた受光素子へのもっとも大きな要求の1つです。しかし一般的なフォトダイオードでは変換効率の最大値は100%であり、ある値以上に感度を上げることはできません。これに対し、発生したキャリアに高電界をかけ、格子原子に衝突させてイオン化を起し、さらに衝突を繰り返すことでキャリアを増倍させるアバランシェ降伏現象を利用したフォトダイオードであるアバランシェフォトダイオード（APD: Avalanche Photodiode）は、素子自身が増倍機能を持っ



ているためにさらなる高感度化が可能になります。その有効性からAPDは10 Gbit/s級のメトロやアクセス系のシステムにおいて使われ始めており、市場も活発化しています。そこで、我々はAPDの特性改善に取り組み、100 Gbit-Ether (25 Gbit/s×4) といった新しい通信システムに対応するべく、超10 Gbit/s級APDの研究開発を進めています⁽⁶⁾。

実際に作製した超10 Gbit/s級APDの素子構造を図4に示します。APDの動作において増倍率と動作速度にはトレードオフの関係があり、増倍層の材料に依存します。我々は増倍層にInAlAs (インジウムアルミニウムヒ素) を用いることで高い増倍率と動作速度を両立させました。さらに増倍層の上下に電界制御層を挿入することによって増倍層のみでアバランシェ増倍が起きるように工夫しました。

また、素子構造としては、増倍に必要な高電界を素子内部に閉じ込めることが重要です。これは高電界が素子表面で発生すると素子の劣化を招くためであり、高い信頼性を得るために必要な構造になります。我々の素子ではこの電界閉じ込めを素子頂上のnコンタクト層メサによって実現しています。ほかの研究機関においては拡散による不純物のドーピングで閉じ込め構造を実現している例もありますが⁽⁷⁾、それと比較して素子作製の工程が簡単で安定しているというメリットを有しています。さらにnコンタクト層の直下には電界緩和層を挿入することでnコンタクト層メサ周辺での動作異常を抑制しています。またAPDにおいても高速・高感度特性を得るために、光吸収層はMIC-PDと同じくp型層とアンドープ層からなる構造を採用しています。

素子の増倍率と3 dB帯域の関係を

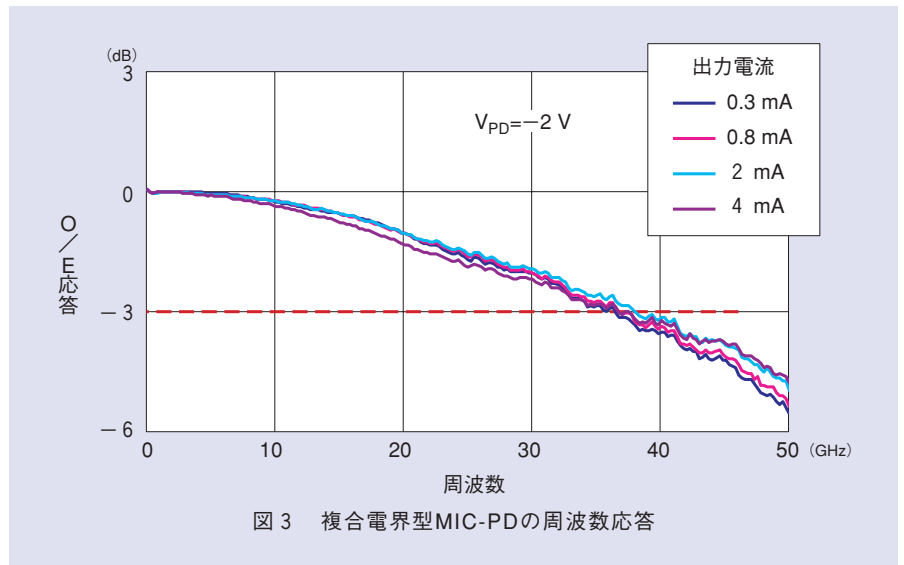


図3 複合電界型MIC-PDの周波数応答

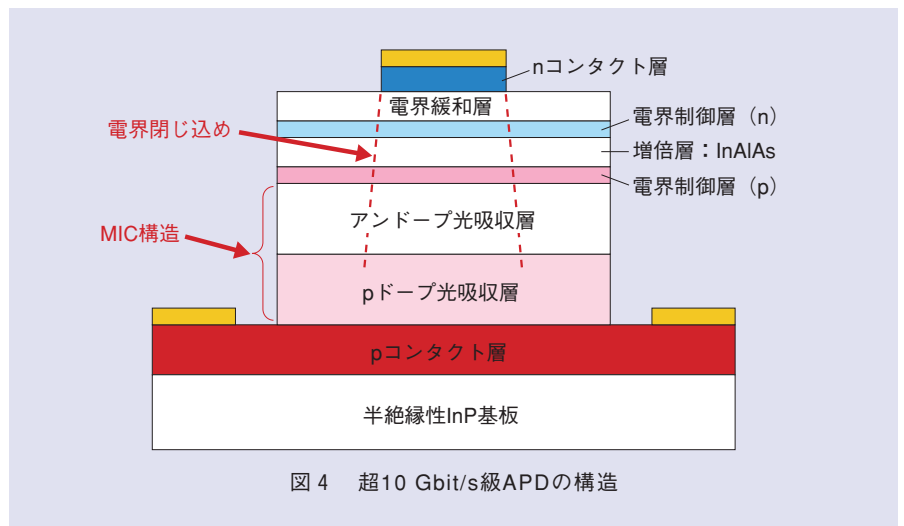


図4 超10 Gbit/s級APDの構造

図5に示します。最大の3 dB帯域は23 GHzが得られ、増倍率を上げていくことで3 dB帯域は低下していき、最終的にある一定の直線に漸近します。この直線は増倍率と動作速度のトレードオフの関係を示していますが、今回の素子は増倍層にInAlAsを用いたことにより、増倍率と3 dB帯域の積として235 GHzという高い値を示していました。また増倍率=10での増倍感度は9.1 A/W、3 dB帯域は18.5 GHzであり、高増倍感度での高速応答を実現しました。

APDを実際のシステムに採用するためには、高い増倍感度と同時に十分な

帯域を有することが要求されます。その指標としてほかの研究機関も含めたAPDの増倍感度と3 dB帯域の積を図6に示します。今回の我々の素子は168 GHz A/Wが得られており、ほかの素子に比べても十分に高い値であることが分かります。

これらの結果は我々のAPDが超10 Gbit/s級の光通信システムを実現する有力な素子となることを示唆しており、25 Gbit/s級APDとしての十分な性能を示していることから、100ギガビットイーサネットへの適用も可能であるといえます。

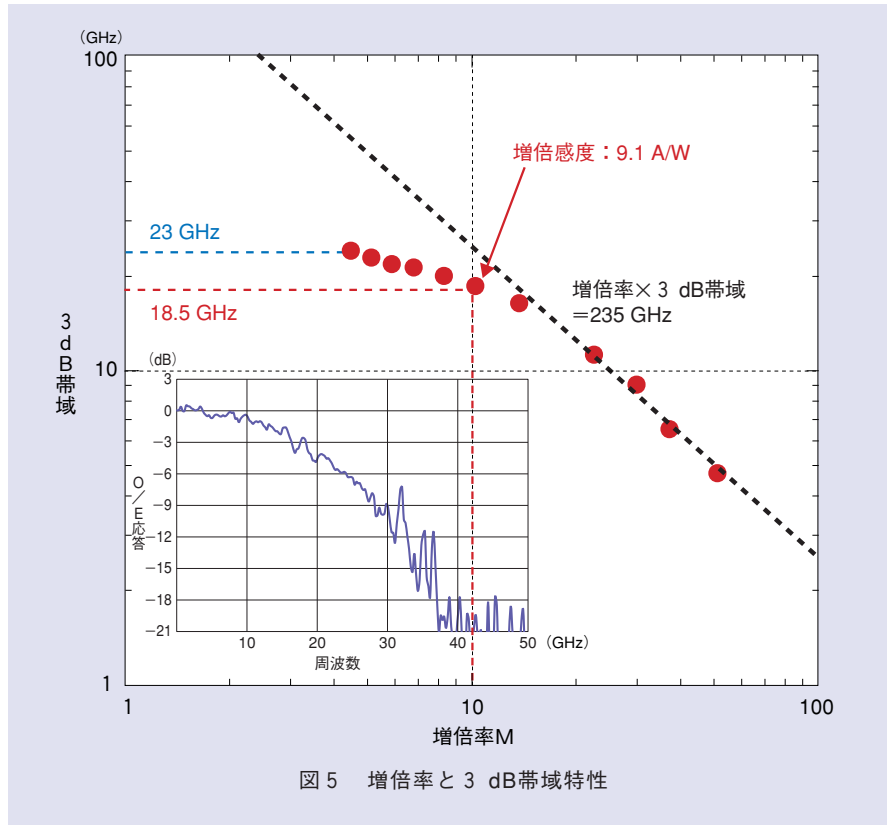


図5 増倍率と3 dB帯域特性

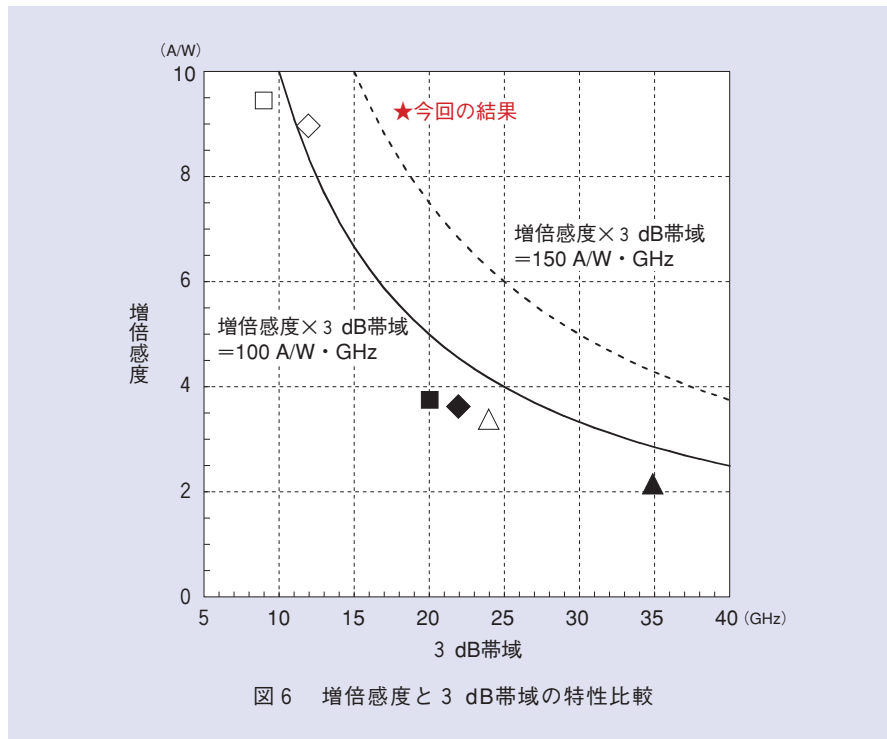


図6 増倍感度と3 dB帯域の特性比較

なお、本研究の一部は総務省委託研究「超高速光伝送システム技術の研究開発」の助成を受けています。

■参考文献

- (1) T. Ishibashi and H. Ito : “Uni-traveling-carrier photodiodes,” Tech. Dig. Ultrafast Electronics and Optoelectronics, Lake Tahoe, CA, U.S.A, pp.83-87, 1997.
- (2) 若月・村本・石橋 : “UTC-PDを用いたテラヘルツフォトミキサモジュールの開発,” NTT技術ジャーナル, Vol.23, No.12, pp.29-33, 2011.
- (3) Y. Muramoto and T. Ishibashi : “InP/InGaAs pin photodiode structure maximising bandwidth and efficiency,” Electron. Lett., Vol.39, No.24, pp.1749-1750, 2003.
- (4) 宮本・佐野・吉田・坂野 : “超大容量デジタルコヒーレント光伝送技術,” NTT技術ジャーナル, Vol.23, No.3, pp.13-18, 2011.
- (5) T. Yoshimatsu, Y. Muramoto, S. Kodama, T. Furuta, N. Shigekawa, H. Yokoyama, and T. Ishibashi : “Suppression of space charge effect in MIC-PD using composite field structure,” Electron. Lett., Vol.46, No.13, pp.941-943, 2010.
- (6) M. Nada, Y. Muramoto, H. Yokoyama, T. Ishibashi, and S. Kodama : “InAlAs APD with high multiplied responsivity-bandwidth product (MR-bandwidth product) of 168 A/W · GHz for 25 Gbit/s high-speed operations,” Electron. Lett., Vol.48, No.7, pp.397-399, 2012.
- (7) E. Yagyu, E. Ishimura, M. Nakaji, S. Ihara, Y. Mikami, H. Itamoto, T. Aoyagi, K. Yoshiara, and Y. Tokuda : “Design and Characteristics of Guardring-Free Planar AllnAs Avalanche Photodiodes,” J. Lightw. Technol., Vol.27, No.8, pp.1011-1017, 2009.



(左から) 村本 好史/ 吉松 俊英/
名田 允洋

従来の概念にとらわれず、ネットワーク技術に革新を起こすような受光素子の研究開発に引き続き取り組んでいきます。

◆問い合わせ先

NTTフォトニクス研究所
 テラビットデバイス研究部
 TEL 046-240-3164
 FAX 046-240-3261
 E-mail muramoto.yoshifumi@lab.ntt.co.jp

今後の展開

受光素子への要求は新しいシステムの提案に伴って変化してきています。

今後もニーズに対して迅速に対応するとともに、従来の特性に対してブレークスルーを起こすような素子の研究開発を進めていきます。