

# 超100 Gbaud光伝送を可能とする超高速光フロントエンドデバイス技術

光通信ネットワークの進展を支えるためにチャンネル容量（1波長当りの伝送容量）を拡大する検討が精力的に進められており、100 Gbaudを超えるような高シンボルレート（変調速度）での光伝送技術に近年注目が集まっています。本稿では、高シンボルレート光伝送の実現に向けた課題に触れ、それら課題解決のためにNTT研究所で取り組んでいる超高速光フロントエンドデバイス技術についての最新成果を紹介します。

ながたに むねひこ<sup>†2</sup> わきた ひとし<sup>†1</sup> おぎ そ よしひろ<sup>†3</sup>

長谷 宗彦 / 脇田 斉 / 小木曾 義弘

やまざき ひろし<sup>†2</sup> いだ みのる<sup>†1</sup> のさか ひでゆき<sup>†1,2</sup>

山崎 裕史 / 井田 実 / 野坂 秀之

NTT先端集積デバイス研究所<sup>†1</sup>

NTT未来ねっと研究所<sup>†2</sup>

NTTデバイスイノベーションセンタ<sup>†3</sup>

## 光伝送技術トレンドと光トランシーバにおける課題

高精細映像配信、クラウドコンピューティングやIoT（Internet of Things）など、新しい情報通信サービスの普及・拡大を背景として、光通信ネットワークを流れるトラフィックは急速な勢いで増え続けています。特に大容量かつ長距離伝送技術が求められる基幹系の光通信ネットワークに目を向けると、通信トラフィックの増大に対応するため、2010年以降デジタルコヒーレント光伝送技術が新たに導入され<sup>(1)</sup>、現在ではチャンネル容量400

Gbit/s（1波長当り400 Gbit/s）の光伝送システムの運用が始まろうとしています。通信トラフィックは今後も指数関数的に増え続けることが予測されており、光通信ネットワークのさらなる大容量化を持続的かつ経済的に推進していく必要があります。経済性を担保する観点においては、1対の光送受信器で伝送可能なチャンネル容量（1波長当りの伝送容量）を拡大することが不可欠であり、信号の変調多値度を上げるかシンボルレート（変調速度）を高速化するかどちらかのアプローチ、もしくはその両方のアプローチをとる必要があります。伝送距離の確保

に向けては、信号対雑音比が重要なため、変調多値度を抑えながらシンボルレートを高速化するほうが有利であることから、100 Gbaudを超えるような高シンボルレートでの長距離光伝送技術が次世代の基幹系ネットワークシステムに対するソリューションとして非常に注目を集めています。

しかしながら、高シンボルレート光伝送の実現に向けては、光トランシーバ（光送信器および光受信器）における課題も存在します。従来のデジタルコヒーレント光伝送用の光トランシーバの構成図を図1に示します。100 Gbaudを超えるような高シンボルレ-

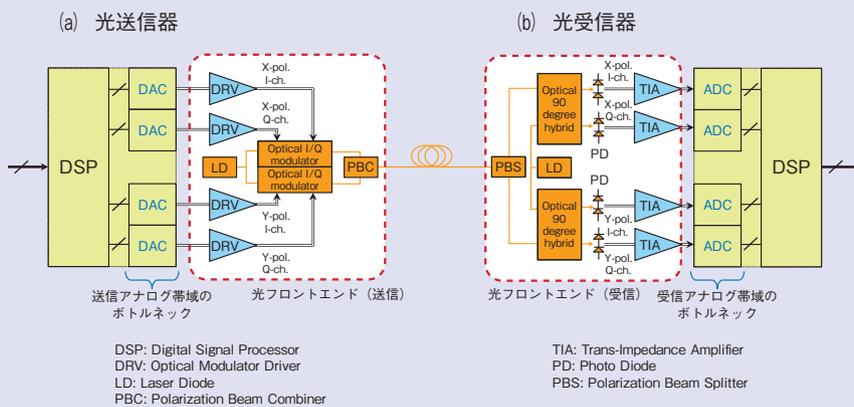


図1 従来のデジタルコヒーレント光伝送用トランシーバの構成図

ト伝送に対応しようとする、光トランシーバを構成する各デバイスには少なくとも50 GHz（シンボルレートのナイキスト周波数）以上のアナログ帯域が求められることになります。特にSi（シリコン）CMOS（Complementary Metal Oxide Semiconductor）技術で実現されるデジタル・アナログ変換器（DAC）やアナログ・デジタル変換器（ADC）が送受信器における帯域のボトルネックとなっており、最先端CMOSプロセスを用いたとしてもそれらのアナログ帯域は50 GHzには大きく届きません（図2）。今後、さらなるCMOSの微細化が進んだとしても、それらアナログ帯域性能については大幅に改善することは難しいと予測されており、いかにこれらDACやADCのアナログ帯域を拡張するかが高シンボルレート光伝送実現への大きなカギとなります。また、100 Gbaudを超えるような超高速・広帯域電気信号の取扱いは、信号配線の引き回しや

それに伴う高周波での損失増大の点で難しいことから、光フロントエンド部分、具体的には送信側では光変調器ドライバンプと光変調器、受信側では受光器とトランスインピーダンスアンプを近接配置し1つの一体集積型モジュールとして仕上げるのが必然的に求められ、その複雑さなど実装面での難しさも顕在化してきます。

### 帯域ダブラ技術の提案と有用性検証

前述のCMOS DACおよびADCのアナログ帯域限界を打ち破るべく、これまでに私たちは帯域ダブラというNTT研究所オリジナルの新しい帯域拡張技術の提案を行ってきました<sup>(2)</sup>。私たちの提案する帯域ダブラ技術を適用した光トランシーバ構成図を図3に示します。送信側では所望の信号に対して適切な前置デジタル信号処理を施

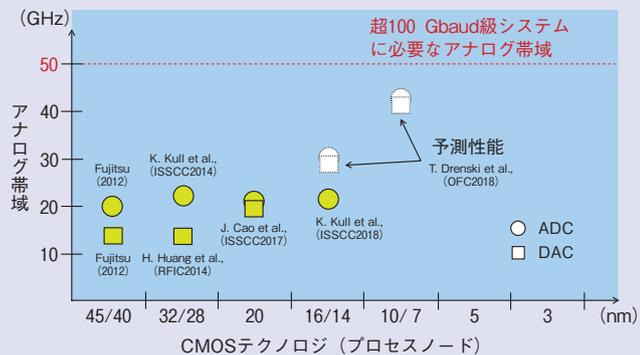


図2 CMOSテクノロジーとDAC/ADCのアナログ帯域性能

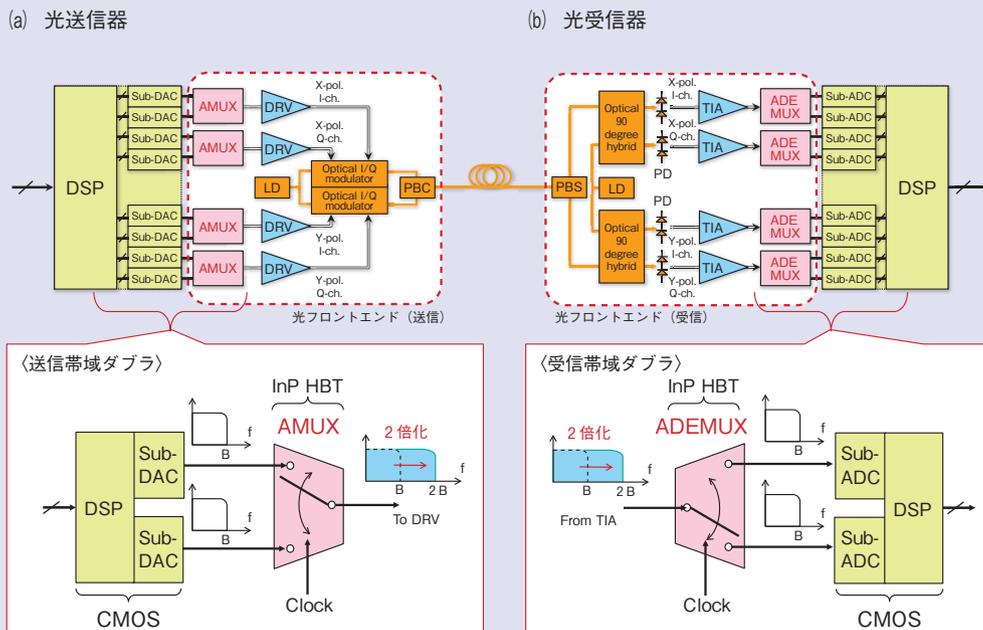


図3 帯域ダブラ技術を適用したデジタルコヒーレント光伝送用トランシーバの構成図

し、2つのSub-DACからのアナログ信号をアナログマルチプレクサ (AMUX) により合成することで2倍の帯域の信号を生成し、受信側では受光した広帯域信号をアナログデマルチプレクサ (ADEMUX) で2分の1の帯域の信号に分離し、それらを2つのSub-ADCで受けて適切な後置デジタル信号処理を施すことで所望の信号を復調するという手法です。利用可能なアナログ帯域を2倍化する手法であることから「帯域ダブラ技術」と呼んでいます。この帯域ダブラ技術で用いるAMUXおよびADEMUXについては、NTT研究所が長年培ってきた超高速トランジスタ技術であるInP (インジウムリン) HBT (InPヘテロ接合バイポーラトランジスタ) 技術<sup>(3)</sup>により実現しています。詳細な信号処理の原理説明についてはここでは割愛しますが、本技術によりCMOS DACとADCのアナログ帯域を2倍に拡張すること

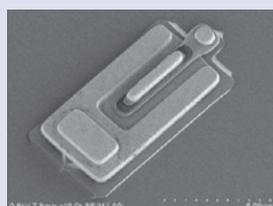
ができ、従来の2倍のシンボルレートでの信号伝送が可能となります。すでに提案原理の実証実験に成功しており<sup>(4)</sup>、さらに送信帯域ダブラ技術の適用により120 GbaudでのProbabilistically-shaped偏波多重64QAM (64値の直交振幅変調) 信号を用いた世界初の1 Tbit/sチャンネル容量での長距離波長多重光伝送にも成功しています。

### 最新AMUX ICと160 Gbaud級の変調信号生成

伝送特性をより引き上げるために、現在AMUXおよびADEMUX IC (集積回路) のさらなる高速・高性能化の検討を進めており、2018年には新たに開発した0.25  $\mu\text{m}$  InP HBT技術<sup>(5)</sup>を適用して110 GHzを上回るアナログ帯域を有するAMUX IC<sup>(6)</sup>の実現に成功しました。0.25  $\mu\text{m}$  InP HBTおよびAMUX ICの概要と基本特性を図4に示します。0.25  $\mu\text{m}$  InP HBTにつ

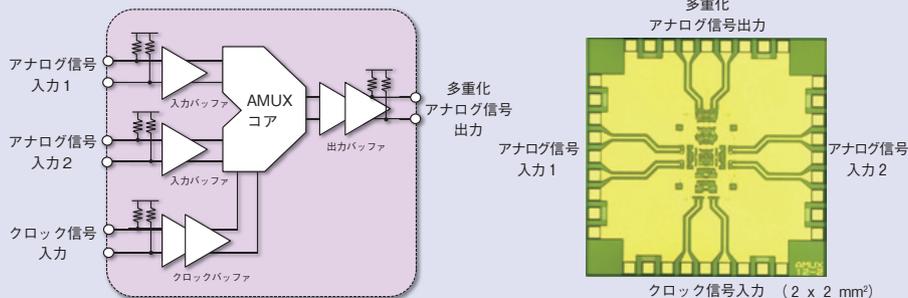
いては、トランジスタの速度性能指標である電流利得遮断周波数 ( $f_T$ )、最大発振周波数 ( $f_{\text{max}}$ ) がそれぞれ460 GHz、480 GHzと高速・高周波動作に極めて優れた特性を有しています。またAMUX ICについては、2つのアナログ入力信号をクロック信号で交互に出力する機能を有しており、2つの入力バッファとクロックバッファ、AMUXコアおよび出力バッファにて構成されます。また、本ICにはモジュール等への実装時に生じる高周波特性の劣化 (高周波での損失) を補償するため、周波数応答にブロードなピーキング特性を持たせる回路技術を提案・導入し、アナログ信号およびクロック信号経路ともに110 GHzを上回る帯域を確保しています。本AMUX ICを帯域ダブラとして用いると、原理上110 GHzアナログ帯域を有する220 GS/s級のDACを構成することが可能となります。すなわち、200

(a) 0.25  $\mu\text{m}$  InP HBT写真



電流利得遮断周波数 ( $f_T$ ): 460 GHz  
最大発振周波数 ( $f_{\text{max}}$ ): 480 GHz

(b) AMUX ICの構成およびチップ写真



(c) AMUX ICの帯域特性



図4 0.25  $\mu\text{m}$  InP HBTとAMUX ICの概要および基本特性

Gbaud級の信号生成にも対応可能なポテンシャルを持ったICです。実際に本AMUX ICを帯域ダブラに適用し、高シンボルレート信号の生成実験を実施した結果を図5に示します。本実験では、40 GHzアナログ帯域のSub-DAC（計測器）からの出力をAMUXで合成し、80 GHz信号帯域を有する160 GbaudのPAM-4（4値の振幅変調）信号を生成するデモンストレーションを実施しました。結果として、図5のアイダイアグラムに示すように160 Gbaudでの明瞭なPAM-4信号生成に成功し<sup>(7)</sup>、本AMUX ICの有用性を実証しました。この技術をデジタルコヒーレント光伝送へ適用すると、160 Gbaudでの変調信号生成が可能となり、1 Tbit/sを大きく上回るチャネル容量の実現が見込めます。

### 一体集積型光フロントエンドモジュール実現に向けた取り組み

冒頭でもう1つ課題として述べたように、100 Gbaudを超える高速・広帯域信号の取扱いは難しく、光デバイスを含むフロントエンド部での一体集積化が高シンボルレート用の光トランシーバでは重要となります。特に送信側については、AMUX、光変調器ド

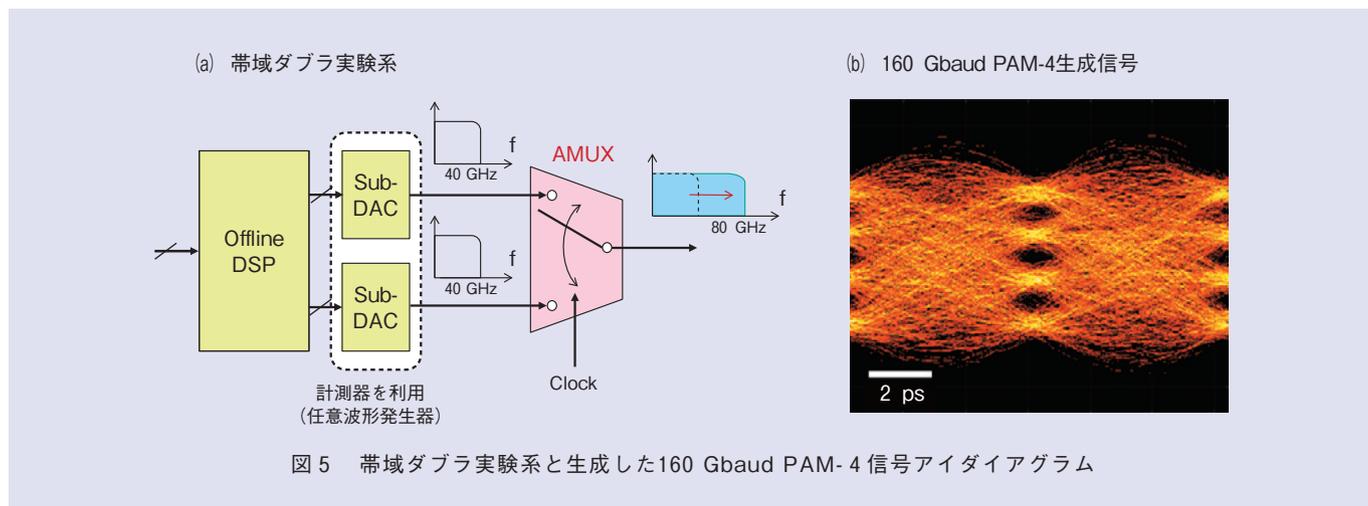
ライバンプ、光変調器を近接配置し、1つの集積モジュールとして仕上げるのが技術を実用化するうえでのポイントとなります。そこで私たちは、そのような一体集積型光フロントエンドモジュールの実現を見据えて、AMUX ICへの光変調器ドライバ機能の搭載（AMUX-DRV ICの実現）、またAMUX-DRV ICと光変調器の協調設計についても併せて検討を進めてきました。

AMUXおよび光変調器ドライバンプについては、どちらもICにより実現されるデバイスですので、個別に実現しそれぞれを接続するよりも、一体ICとして完結させるほうが信号品質確保や消費電力低減の観点からメリットがあります。そこで、先に述べたAMUX ICに対して、出力バッファを高利得かつ大きな線形出力振幅を持ったアンプに置き換えることで、光変調器ドライバンプ機能を持ったAMUX IC、すなわちAMUX-DRV ICを実現しました。

光変調器には、NTT研究所で研究・開発を進めている80 GHz級の電気-光（EO）変換帯域を有するInPマッハツェンダー型光変調器をベースとした光IQ変調器<sup>(8)</sup>の利用を想定していま

す。出力部に設けたアンプに対して、光変調器の周波数特性を補償するように80 GHzにかけてのブロードなピーキング特性を付加し、さらに光変調器とのインピーダンス整合に配慮しながら変調に必要な駆動振幅を確保するための利得設定を行うなど、性能の最大化を図るための電気と光の協調設計を行いました。

私たちが考えるAMUX-DRVとInP光変調器の一体集積型モジュールのコンセプトと、実現したAMUX-DRV ICおよびInP光変調器のそれぞれの周波数応答特性を図6に示します。AMUX-DRV ICについては、設計のねらいどおり80 GHzにかけてのブロードなピーキング特性と変調器駆動に必要な利得特性が確認でき、InP光変調器と組み合わせた際に80 GHzまでのフラットなEO応答特性実現の見通しが得られました。また、実際に本AMUX-DRV ICとInP光変調器を近接配置したサブアセンブリを作製し、80 GHz帯域をフルに活用したDMT（Discrete Multi-Tone）変調による400 Gbit/s光伝送に成功しています<sup>(9)</sup>。これは、強度変調-直接検波（IM-DD: Intensity Modulation-Direct Detection）方式での世界記録と



一体集積型光フロントエンドモジュールのコンセプト

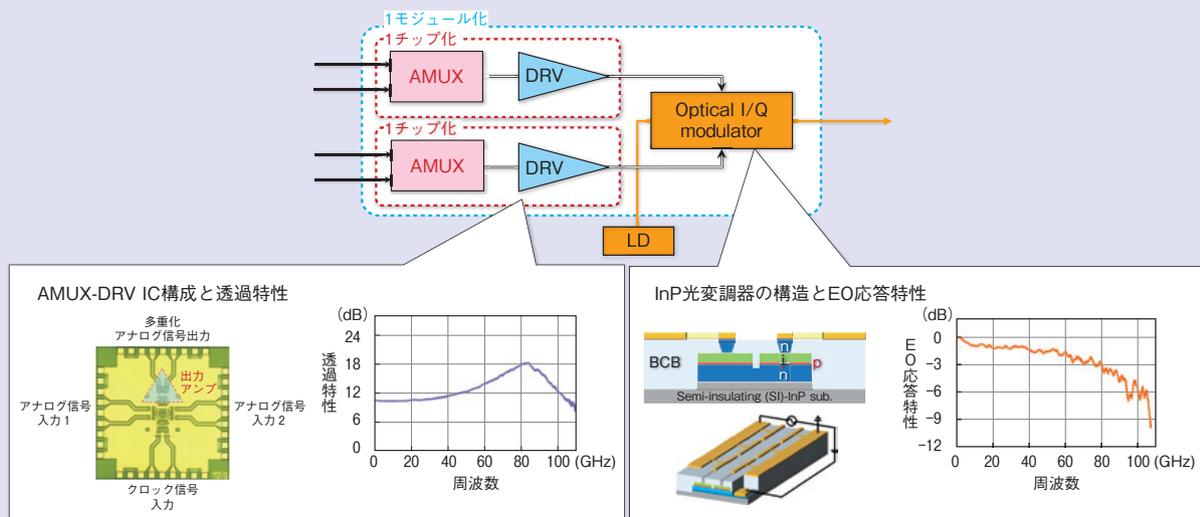


図6 一体集積型モジュールのコンセプトとAMUX-DRV ICおよびInP光変調器の基本特性

なる伝送容量です。今後は、一体集積型光フロントエンドモジュールを完成させ、デジタルコヒーレント光伝送への適用検証を進めていく予定です。

### 今後の展開

本稿では、100 Gbaudを超えるような高シンボルレート光伝送に向けた課題と、それらの解決に向けた帯域ダブラ技術、一体集積型光フロントエンドモジュール実現に向けた取り組みを紹介しました。今後も、光フロントエンドデバイスのさらなる高速・高性能化を推進するとともに、それら技術の実用化に向けた取り組みを加速していきます。

### 参考文献

- (1) 宮本・佐野・吉田・坂野：“超大容量デジタルコヒーレント光伝送技術,” NTT技術ジャーナル, Vol.23, No.3, pp.13-18, 2011.
- (2) 長谷・山崎・濱岡・野坂・宮本：“光送信器の広帯域化に向けた帯域ダブラ技術,” NTT技術ジャーナル, Vol.29, No.3, pp.62-66, 2017.
- (3) 山幡・栗島・深井・福山・平田：“高信頼InP-HBT集積回路製造技術,” NTT技術ジャーナル, Vol.19, No.11, pp.62-65, 2007.

- (4) H. Yamazaki, M. Nagatani, S. Kanazawa, H. Nosaka, T. Hashimoto, A. Sano, and Y. Miyamoto: “Digital-Preprocessed Analog-Multiplexed DAC for Ultrawideband Multilevel Transmitter,” J. Lightwave Technology, Vol.34, No.7, pp.1579-1584, 2016.
- (5) N. Kashio, K. Kurishima, M. Ida, and H. Matsuzaki: “Over 450-GHz  $f_t$  and  $f_{max}$  InP/InGaAs DHBTs With a Passivation Ledge Fabricated by Utilizing SiN/SiO<sub>2</sub> Sidewall Spacers,” IEEE Trans. Electron Devices, Vol. 61, No. 10, pp. 3423-3428, 2014.
- (6) M. Nagatani, H. Wakita, H. Yamazaki, M. Mutoh, M. Ida, Y. Miyamoto, and H. Nosaka: “An Over-110-GHz-Bandwidth 2:1 Analog Multiplexer in 0.25- $\mu$ m InP DHBT Technology,” Proc. of IMS 2018, Philadelphia, U.S.A., June 2018.
- (7) H. Yamazaki, M. Nagatani, H. Wakita, M. Nakamura, S. Kanazawa, M. Ida, T. Hashimoto, H. Nosaka, and Y. Miyamoto: “160-GBd (320-Gb/s) PAM4 Transmission Using 97-GHz Bandwidth Analog Multiplexer,” IEEE Photonics Tech. Lett., Vol. 30, No. 20, pp. 1749-1751, 2018.
- (8) Y. Ogiso, J. Ozaki, Y. Ueda, N. Kashio, N. Kikuchi, E. Yamada, H. Tanobe, S. Kanazawa, H. Yamazaki, Y. Ohiso, T. Fujii, and M. Kohtoku: “Over 67 GHz Bandwidth and 1.5-V  $V_{\pi}$  InP-Based Optical IQ Modulator with n-i-p-n Heterostructure,” J. Lightwave Technology, Vol.35, No.8, pp.1450-1455, 2017.
- (9) H. Yamazaki, M. Nagatani, H. Wakita, Y. Ogiso, M. Nakamura, M. Ida, T. Hashimoto, H. Nosaka, and Y. Miyamoto: “Transmission of 400-Gbps Discrete Multi-Tone Signal Using >100-GHz-Bandwidth Analog Multiplexer and InP Mach-Zhender Modulator,” Proc. of ECOC 2018, Roma, Italy, Sept. 2018.



(後列左から)井田 実/ 野坂 秀之/  
山崎 裕史  
(前列左から)脇田 斉/ 長谷 宗彦/  
小木曾 義弘

増加の一途をたどるトラフィックに対応するために光通信ネットワークの高速・大容量化は今後も不可欠です。私たちは革新的なデバイス技術の創出により従来の限界を突破し、光通信ネットワークのさらなる発展に貢献していきます。

### ◆問い合わせ先

NTT先端集積デバイス研究所  
研究推進担当  
TEL 046-240-2022  
FAX 046-240-4328  
E-mail sende-kensui-p@hco.ntt.co.jp