

特集

IOWN構想特集

—オールフォトンクス・ネットワーク 実現に向けた光電融合技術—

IOWN



光電融合技術



デジタルコヒーレント

レーザ



フォトニック結晶

本特集では、NTT R&Dが提唱するIOWN (Innovative Optical and Wireless Network) 構想とその構成要素であるオールフォトンクス・ネットワークについて、めざす未来とそれを実現するための技術について概説する。

All-Photonic

オールフォトンクス・ネットワーク、光電融合技術のめざす未来

オールフォトンクス・ネットワークの実現において超低遅延・超低消費電力化の鍵となる光電融合技術とそのロードマップについて紹介する。

6

シリコンフォトンクス技術による光電融合型光送受信モジュールの開発

シリコンフォトンクス技術を活用した超小型光送受信回路と、電子デバイスのコパッケージ化による、光インタフェースの超小型化および経済化技術について紹介する。

10

高密度・低消費電力な短距離光インターコネクションに向けたデバイス技術

Si光回路との高い集積性を備えCMOS (Complementary Metal-Oxide-Semiconductor) ドライバにより低消費電力で駆動できるSi基板上薄膜直接変調レーザを紹介する。

15

ナノフォトンクス技術による光電融合アクセラレータへの研究展開

NTTナノフォトンクスセンタが研究している光パスゲート回路、光電変換素子、光非線形素子の各技術について紹介し、これらを集積させることで可能となる「光電融合アクセラレータ」への道筋を示す。

23

cs Network

オールフォトニクス・ネットワーク、 光電融合技術のめざす未来

NTT R&Dが提唱するIOWN (Innovative Optical and Wireless Network) 構想とその構成要素であるオールフォトニクス・ネットワークについて、本稿ではめざす未来とそれを実現するための技術について概説します。また、オールフォトニクス・ネットワークの実現において超低遅延・超低消費電力化の鍵となる光電融合技術とそのロードマップについて紹介します。

IOWN構想とは

NTT R&Dは、多様性を受容する豊かな社会の構築をめざしています。多様性に満ちた新たな世界を可能とするのは他者への理解であり、理解を深めるためには他者の立場に立った情報や感覚を得ることが大きな助けになるでしょう。研究開発を通じてこの世界を実現するためには、これまで以上に高精細で高感度なセンサにより多くの情報を得ることはもちろん、人間の感覚や主観にまで踏み込んだ情報処理が要求されます。

このような将来像に向けて、NTT R&Dは新たなコミュニケーション基盤であるIOWN (Innovative Optical and Wireless Network) 構想を提唱しました。光を中心とした革新的技術で、超大容量・超低遅延・超低消費電力を特徴としたネットワークと情報処理基盤の実現をめざしており、2030年の実現に向けて、パートナーの皆様とともにさまざまな議論を始めています。

IOWN構想は次の3要素から構成されてい

そうがわ 寒川 哲臣^{†1} とみざわ 富澤 将人^{†2}

おかだ 岡田 顕^{†3} ことう 後藤 秀樹^{†4}

NTT先端技術総合研究所 所長^{†1}

NTTデバイスイノベーションセンタ 所長^{†2}

NTT先端集積デバイス研究所 所長^{†3}

NTT物性科学基礎研究所 所長^{†4}

ます。ネットワークから端末まで、すべてにフォトニクスベースの技術を導入する「オールフォトニクス・ネットワーク (APN)」、あらゆるものをつなぎその制御を実現する「コグニティブ・ファウンデーション (CF)」、実世界を表す多くのデジタル情報を掛け合わせ、モノやヒトの相互作用をサイバー空間上で再現・試行可能とする新たな計算パラダイム「デジタルツインコンピューティング (DTC)」です。対象となるレイヤはそれぞれ異なっていますが、これら3要素が組み合わさることで、新時代のネットワークと情報処理が実現できると考えています。

APNの重要性

IOWN構想の3要素の中で新たな光通信と情報処理の基盤となるのがAPNです。APNの大きな特徴は、従来の「エレクトロニクス」から「フォトニクス」への転換により、ネットワークから端末のエンド・ツー・エンドで、最大限光技術を導入することで、低消費電力かつ高速な情報伝送と情報処理基盤の実現を

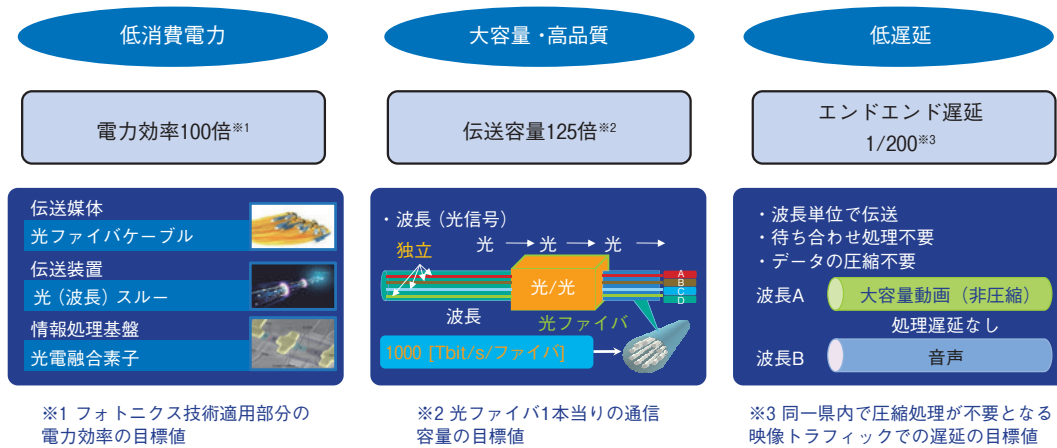


図1 オールフォトニクス・ネットワークの目標性能

めざします（図1）。低消費電力化については、後述する光電融合技術の導入により、電力効率を100倍にすることが目標です。また、伝送容量については、1つのファイバ中に多くのコアを並べたマルチコアファイバやコヒーレント用光送受信器（COSA: Coherent Optical Sub Assembly）などの開発によって、125倍に高めることをめざします。さらに、例えば遅延が許されないデータ伝送についてはデータを圧縮せずに伝送することで、エンド・ツー・エンドでの遅延を200分の1に減らすことをめざします。

APNのめざす世界観

APNが実現すると新たな活用シーンの誕生が期待できます。革新的な大容量化により、これまではデジタル変換の段階で意図的にデータ量を削減していた情報を、より原信号に近い精細な状態で送受信することが可能になります。もし、蜂の視覚、犬の嗅覚、コウモリの耳をナチュラルにとらえて丁寧に拾い上げていけば、人間の五感を大きく拡張していくことができ、人に寄り添い人の能力を高めた社会を実現することができるでしょう。また、光ファイバ伝送において機能やサービスごとに異なる光の波長を割り当てれば、

複数の情報を同時に低遅延で送ることも可能になります。例えば、多チャネルで高精細な画像を送りながら、遅延のないインタラクティブなやり取りをすることも可能になり、遠隔手術やMaaS（Mobility as a Service）など通信品質に対する要求がクリティカルな現場での実用化もみえてきます。

光電融合技術とは

APNを実現するためには、光技術を従来のような長距離伝送やデータセンタ内インターコネクトなどの中距離伝送だけでなく、プロセッサチップ内の信号処理部にも光と電子を導入した「光電融合技術」が必要になり

ます。

光電融合技術の試金石となる研究成果が、世界最小の消費エネルギーで動く光電変換デバイスであり、2019年4月15日、英国科学誌「Nature Photonics」に発表されました。電子回路の一部に光を融合する技術は、20年以上前に研究されてきましたが、デバイスのサイズや消費電力が大きく、実用技術としては確立されませんでした。今回の研究成果で、従来のものに比べて消費電力を94%カットできたことで、実用化の可能性が高まったといえます。

光電融合技術のロードマップを図2に示します。まずは、ファイバとシリコンフォトニ

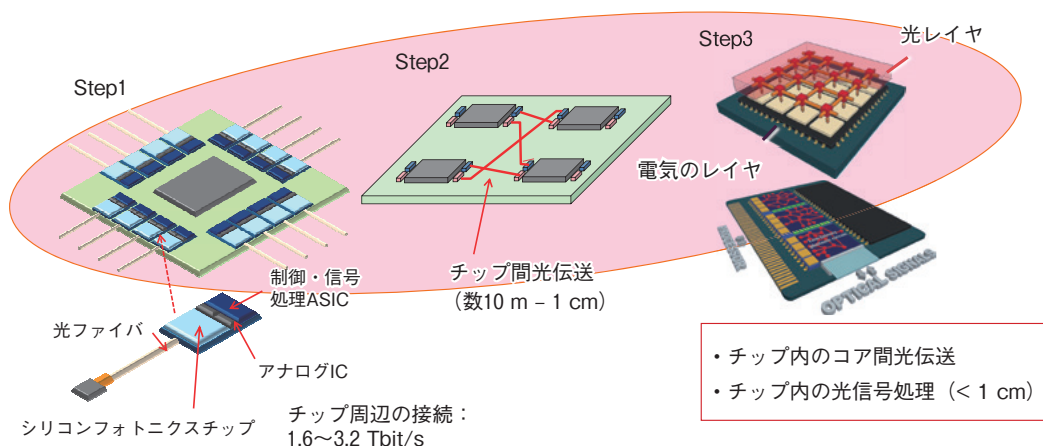


図2 光電融合技術のロードマップ

クスにより実装された回路、アナログIC等を集積した構造を実現し、チップ外部との接続速度を高速化します（Step1）。次に、チップ間を超短距離の光配線により直接接続し、情報処理能力を向上させます（Step2）。最後に、チップ内のコア間を光配線で接続し、光の特性を活かした光トランジスタや光パスゲート技術を適用して低消費電力化するとともに、演算を光回路の通過時間のみで瞬時に実現します（Step3）。

本特集の内容について

今回は、NTT先端技術総合研究所におけるAPN実現に向けた光電融合技術の取り組みについて特集します。Step1の取り組みからは、シリコンフォトニクス技術を活用した超小型光送受信回路を取り上げます。続くStep2からは高密度・低消費電力な光インターコネクション技術について、Step3からはナノフォトニクス技術を利用した光電変換デバイスや光パスゲート回路について紹介します。



（上段左から）寒川 哲臣/ 富澤 将人

（下段左から）岡田 顕 / 後藤 秀樹

IOWN構想の中で新たな光通信と情報処理の基盤となるオールフォトニクス・ネットワークと、超低遅延・超低消費電力化の鍵となる光電融合技術の実現に向けて、研究開発を推進していきます。

◆問い合わせ先

NTT 先端技術総合研究所

企画部

TEL 046-240-5157

FAX 046-240-2222

E-mail science_coretech-pr-ml@hco.ntt.co.jp

シリコンフォトニクス技術による 光電融合型光送受信モジュールの開発

IOWN (Innovative Optical and Wireless Network) 構想の実現に向けたオールフォトニクス・ネットワークの実現に向け、光電融合型の超小型光送受信モジュールの開発を行っています。シリコンフォトニクス技術を活用した超小型光送受信回路と、電子デバイスのコパッケージ化による、光インタフェースの超小型化および経済化技術について紹介します。

なす ゆうすけ
那須 悠介

やまなか しょうご
山中 祥吾

NTTデバイスイノベーションセンタ

はじめに

通信機器の多様化とともに、通信ネットワークを経由したサービスの増大が進み、ネットワーク内でIT機器の処理すべきデータ量や消費電力は飛躍的に増大しています。今後も伸び続けるトラフィックへの対応と、さらなる大容量、低遅延、低消費電力、かつ柔軟性に優れた通信ネットワークを提供するため、NTTは新たなネットワークIOWN (Innovative Optical and Wireless Network) 構想の実現を提案しました。

IOWN構想を構成する3つの柱の内の1つ、オールフォトニクス・ネットワーク (APN) は、ネットワークから端末まであらゆる所にフォトニクス技術の導入を図るというものです。APNでは、ネットワークにおける短距離伝送から長距離伝送に至るあらゆる情報伝送において、フォトニクス (光技術) の利用を図り、圧倒的な低消費電力、高品質・大容量、低遅延の伝送を実現します。従来の光技術は、伝送距離が比較的長いエリアに適用されてきました。より短距離の通信にも光技術

を導入するためには、光を操るデバイスの圧倒的な小型化や経済化、性能向上が必要とされます。そこで、重要となってくるのが、光と電気を一体に集積し、より効率的な動作を可能とさせる光電融合技術です。

光電融合技術とは、光回路と電気回路を融合させ、小型・経済化に加え、高速・低消費電力化など、さまざまな性能向上を図るものです。ネットワーク内の光インタフェースに配置される光送受信部から、将来的には、1つのLSIチップ内における信号伝送を担う光送受信部まで、光電融合により光電融合回路の集積規模が拡大するほど光技術の適用範囲が広がります。

NTTデバイスイノベーションセンタでは、ネットワーク内の光インタフェースの小型化および低消費電力化、伝送速度の拡大をめざし、シリコンフォトニクスという技術を用いた光送受信モジュールの開発を行っています。シリコンチップ上に小型の光送信回路や、光と電気の変換機能を実現する光受信回路を集積し、これを電気の増幅器等のアナログ電子回路とコパッケージすることで、光電

融合型の光送受信モジュールとなります。これをデジタルコヒーレント用の光モジュールに適用することで、圧倒的な光トランシーバの小型化を実現でき、このような光送受信モジュールを私たちはCOSA（コサ：Coherent Optical SubAssembly）と称し、開発を進めています。このような光電融合技術は、光ネットワーク内の光インタフェース部分を大幅に小型化し、ネットワークの経済化や伝送システムの小型化に寄与できます。

シリコンフォトリクス

NTT先端技術総合研究所では、世界に先駆けて、シリコンフォトリクスを研究開発してきました。シリコンフォトリクスとは、大規模集積回路（LSI）技術によって培われてきた微細加工技術を用い、通信波長帯（1.3～1.5 μm ）において透明なシリコンを光集積回路のプラットフォームとして活用する技術です。

シリコンフォトリクスは、シリコン上に単純な光受動素子だけでなく、変調器や Ge（ゲルマニウム）PD（Photo Detector）などの集積も可能であるという特徴を持ちます。NTTでも、2000年代初頭より、基盤的研究としてシリコンフォトリクスに取り組み、さまざまな要素技術の検討を進めてきました⁽¹⁾。光トランシーバ内の光デバイスは、従来、それぞれ異なる材料系を用いて実現され、光ファイバや空間光学系などで相互に接続されていました。NTTは、キーとなる光デバイス群をシリコンフォトリクスにより実現し、それらを1つのチップ上に集積することに成功しています。このようなシリコンフォトリクスチップを、電子回路とともに同一パッケー

ジ内へ実装することで光デバイス部分の超小型化が達成できます。

デジタルコヒーレント用光送受信モジュール（COSA）

デジタルコヒーレント伝送は、その強力な電気補償技術によって光伝送における信号劣化を補償することができ、これまで数百～数千kmの長距離伝送用途として発展してきました。現在では、特にトラフィックの増大が顕著となっているデータセンタ間等の比較的短距離用途としても、このようなデジタルコヒーレント伝送技術の適用検討が進んでいます。光伝送用のデバイスの標準規格を策定する業界団体「OIF（The Optical Internet-working Forum）」は、デジタルコヒーレント用光トランシーバの消費電力やサイズについての規格を定めています。同団体は2012年以降1～2年ごとにデジタルコヒーレント用光トランシーバの新規格を策定し、そのたびにサイズの小型化を要求しています。2012年ごろには、5×7インチ（1インチは2.54 cm 相当なので12.7×17.8 cm）の大きさだったものが、最近、QSFP-DD（Quad Small form Factor Pluggable-Double Density）と呼ばれる2×8 cmまでに小型化されたトランシーバサイズが要求され、伝送速度の規格も100 Gbit/sから400 Gbit/sへと増大しています。小型化と伝送速度の拡大が要求される背景には、データセンタなどにおける装置の高密度配置に対するニーズがあります。その一方、適用領域の拡大のためには、装置のさらなる経済化も必要です。このようなデジタルコヒーレント用光トランシーバの光送受信部に対し、光電融合技術である

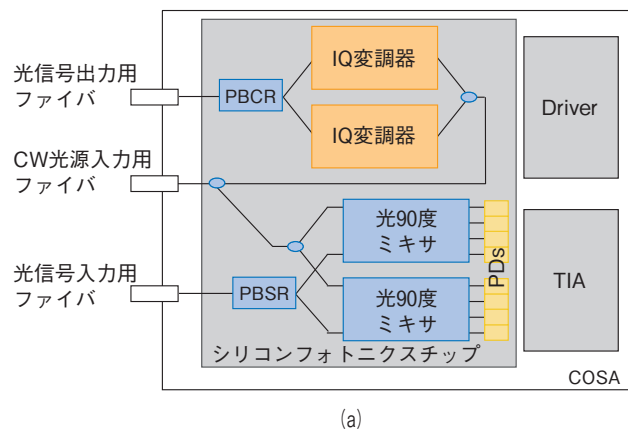
シリコンフォトニクスの適用を行ったのが、NTTが提案したCOSAです⁽²⁾。

COSAの概念図を図1(a)に示します。1つのパッケージ内に、シリコンフォトニクスチップ、受信用PDの出力電流を電圧信号に変換するTIA (TransImpedance Amplifier)、送信変調器を駆動するためのドライバが集積されています。シリコンフォトニクスチップ内には、送信側にはIQ変調器と偏波回転合流器 (PBCR: Polarization Beam Combiner Rotator)、受信側にはコヒーレント受信器を構成する偏波分離回転器 (PBSR: Polarization Beam Splitter Rotator) 光90度ミキサー、高速PD (Photo Detector) アレイが集積され、さらに送信受信の光信号パワー監視するモニター用PDが集積されています。従来は、これら光デバイスはそれぞれ異なる材料系を用いて別々のデバイスとして実現されており、光ファイバ等で相互に接続されていたため、サイズの小型化には限界がありました。私たちは図1(b)に示すように、これらキーとなる光デバイス群をシリコンフォトニクス技術により1つのチップ上に集積しました。このチップを、ドライ

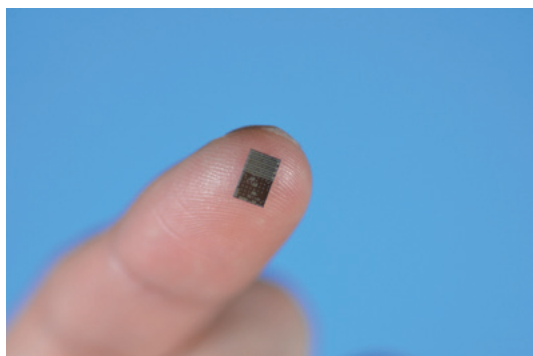
バおよびTIA等の電子デバイスとともにパッケージへ実装し、400 Gbit/s 伝送に対応した小型の光送受信モジュールを実現しました。

小型化に寄与する他の要素として、温度コントロール部を省略できたこと、パッケージに気密性が必要ではないことも、挙げられます。これらは、シリコンの持つ高い屈折率や材料安定性など、材料特性を最大限に活用しつつ、独自の光回路設計を適用することで特性の温度無依存化や耐湿性を実現した結果によるものです。また、光ファイバの端面を直接シリコンフォトニクスチップに接続できたのも小型化やデバイスの低背化に貢献しました。図2はCOSAの外観写真です。COSAは現在、パッケージサイズとして19×12×2.1 mmと、極めて小型で薄い外形で実現できています。デジタルコヒーレント用光トランシーバの小型化が進んでいる現在、COSAの適用により、さらなる小型化が加速されることが期待できます。

COSAの組み立て時、および使用（光トランシーバ内の実装）時のプロセスを図3に示します。パッケージ上に半田印刷とリフローにより部品を搭載後、チップを搭載しま



(a)



(b)

図1 (a) COSAの概念図, (b) シリコンフォトニクスチップ外観写真

す。その後、高速電気信号、制御信号、および給電の入出力インタフェースとなるBGA (Ball Grid Array) を形成し、リッドを固定して完成します。これらのプロセスでは、実装の完全自動化が実現されており、COSAの高生産性と経済化に寄与しています。また、光トランシーバのPCB (Printed Circuit Board) 基板に実装する際も、COSAはBGAインタフェース技術の採用により、他の電子部品と同時かつ自動でリフロー実装が可能となりました。従来の光デバイスの多くは、PCB基板に電子部品をリフロー実装した後に個別に実装する必要があったため、実装工程の煩雑性が課題となっていました。COSAの適用により、光トランシーバ

実装工程の大幅な簡略化が実現されます。

今後の展開

APNの描く将来は、ネットワークのあらゆる情報伝送においてフォトニクスへの転換を図られた、革新的な光ネットワークの実現です。光技術をより短距離の信号伝送や端末まで適用するためには、光送受信モジュールのさらなる小型・経済化や伝送速度の向上が求められます。現在、COSAにおいてパッケージ内に集積されている電子回路は比較的小規模なものです。今後はさらに大規模かつさまざまな機能を有する電子回路とのコパッケージ化により、モジュールの小型経済化が進むと思われます。また、光送受信機能としての伝送速度向上も求められますが、光・電気回路間を極限まで近接させ、回路間の伝送速度の劣化を抑制し得る光電融合技術は、その進展を加速すると期待されます。

すでにNTTデバイスイノベーションセンタでは、このような光電融合の展開を見据え、COSAの伝送速度を大幅に向上するための研究開発を進めています⁽³⁾。すでに開発した400 Gbit/s伝送用の64 Gbaud対応COSAに比べ、伝送速度を大幅に向上させ、100

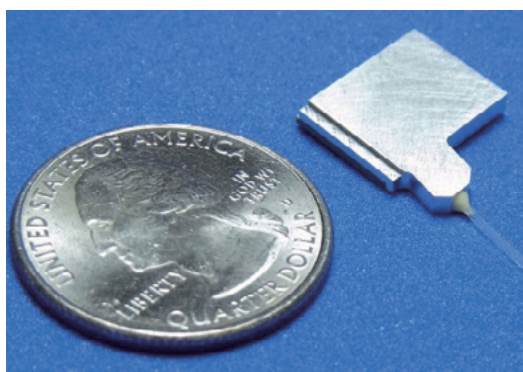


図2 COSAの外観

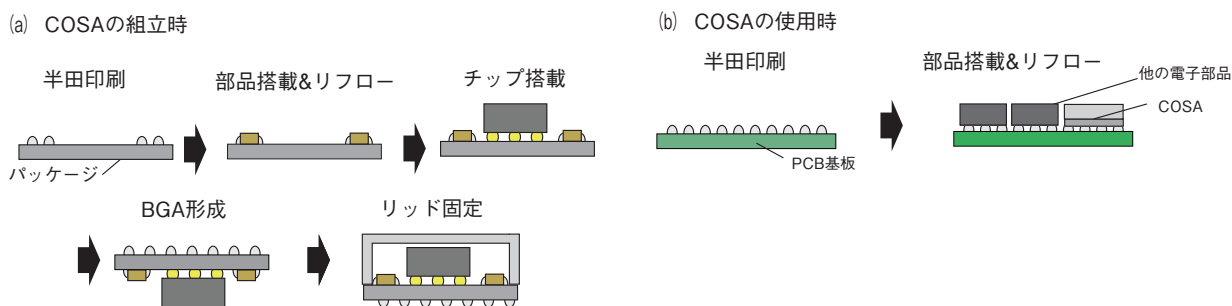


図3 COSA組立工程の概念図

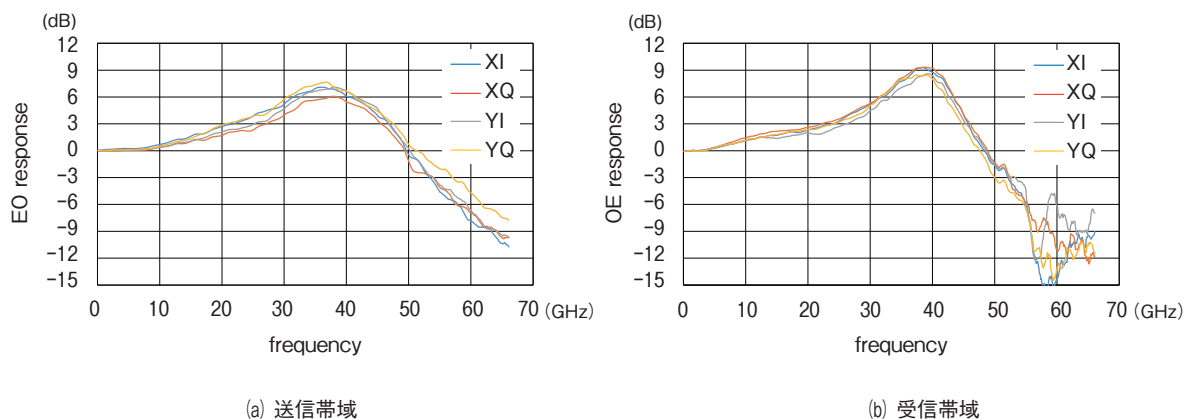
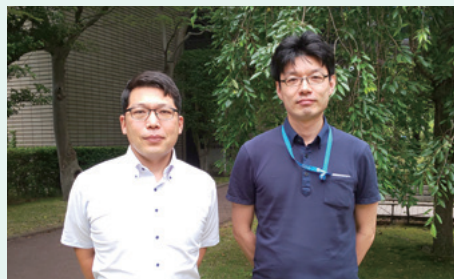


図4 COSAの帯域特性

Gbaud級の伝送を可能とするCOSAの実験に成功しています。新たなCOSAの送信帯域および受信帯域特性を図4に示します。シリコンフォトニクスチップのみならず、コパッケージング技術の改良により、大幅な動作帯域の拡大に成功し、伝送実験においても100 Gbaud級の動作確認を行いました。今後の光電融合の進展により、小型・経済化とともに、伝送速度の向上が期待でき、継続して研究開発を進めていきます。

参考文献

- (1) 特集：“新世代通信を拓くシリコンフォトニクス技術,” NTT技術ジャーナル, Vol. 21, No. 12, pp. 12 - 35, 2009.
- (2) 柏尾・那須：“Beyond 100 G 光トランスポートネットワーク用光送受信器,” NTT技術ジャーナル, Vol. 28, No. 7, pp. 15-17, 2016.
- (3) S. Yamanaka, Y. Ikuma, T. Itoh, Y. Kawamura, K. Kikuchi, Y. Kurata, M. Jizodo, T. Jyo, S. Soma, M. Takahashi, K. Tsuzuki, M. Nagatani, Y. Nasu, A. Matsushita, and T. Yamada: “Silicon Photonics Coherent Optical Subassembly with EO and OE Bandwidths of Over 50 GHz,” OFC2020, PDP, Th4A.4, 2020.



(左から) 那須 悠介 / 山中 祥吾

NTTデバイスイノベーションセンタのシリコンフォトニクスを活用した光送受信モジュールの開発について紹介しました。APNの描く、よりスマートな社会の実現に向けて、これからもフォトニクスを活用した基盤技術の研究開発に取り組んでいきます。

◆問い合わせ先

NTTデバイスイノベーションセンタ

企画部

TEL 046-240-2403

FAX 046-270-3703

E-mail dic-kensui-p@hco.ntt.co.jp

高密度・低消費電力な短距離光インターコネクションに向けたデバイス技術

情報処理基盤の高速化と低消費電力化に向け、ボード内の短距離通信に光技術を適用した光インターコネクションが検討されています。本稿では、Si光回路との高い集積性を備えCMOSドライバにより低消費電力で駆動できるSi基板上薄膜直接変調レーザを紹介します。

たけだ 武田	こうじ 浩司	ふじい 藤井	たくろう 拓郎	きし 岸	としき 俊樹
しかま 鹿間	こうた 光太	わきた 脇田	ひとし 斉	にし 西	ひでたか 英隆
さとう 佐藤	ともなり 具就	つちざわ 土澤	たい 泰	せがわ 瀬川	とおる 徹
さとう 佐藤	のりお 昇男	まつお 松尾	しんじ 慎治		

NTT先端集積デバイス研究所

はじめに

IoT (Internet of Things) の進展やAI (人工知能) の利用拡大により、従来の予想を超える膨大なデータが取り扱われるようになり、今後もこの傾向は持続すると考えられています。このデータ処理の増大により情報通信機器の消費電力も加速度的に増大すると推定されています⁽¹⁾。このままトラフィックが伸び続け、情報通信機器の性能が変わらないとすると2030年には日本の年間消費電力量の倍近い電力を情報通信機器が消費する予測もあります。特に、データ処理は大規模なデータセンタに集約される傾向にあり、データセンタに必要な電力も加速度的に増大しています。例えば、日本のデータセンタの消費電力は、2015年時点で日本の年間消費電力の1%という試算があり、データの処理や伝送にかかる消費電力の低減が重要といえます。

このような背景のもと提案されたIOWN

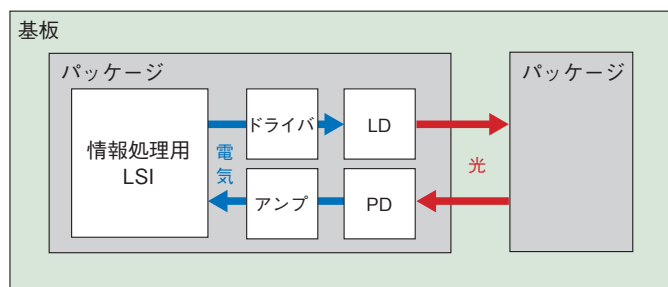
(Innovative Optical and Wireless Network) 構想では超低消費電力を1つの特徴とし、その実現のために、長距離通信で培った技術を短距離にも適用する光電融合技術の研究開発を進めています。現在までに光通信技術は国際間の長距離通信や国内のメトロ・アクセス網に適用され、近年ではデータセンタ間の通信に、さらにはデータセンタ内のラック間やボード間の通信に適用されています。一方、ボード内や大規模集積回路 (LSI: Large Scale Integrated Circuit) 間の通信には電気配線が用いられています。しかし、電気配線は、データの速度や伝送距離の増加に伴い伝送損失が大きくなるというデメリットがあります。一方、光配線は、それらが増大しても損失は一定であり消費電力の増加は小さいという特徴があります。NTTでは、ボード内の短距離通信に光技術を適用し、データの処理や伝送にかかる電子機器の高速化と低消費電力化をめざす光インターコネク

ションの研究開発を進めています。

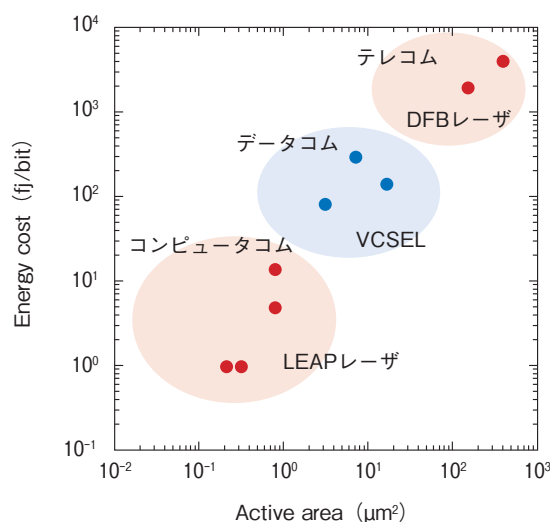
短距離光インターコネクションに向けたデバイス技術

情報処理用の光インターコネクションに必要なブロック構成を図1(a)に示します。情報処理用のLSIの直近に光送受信器を配置して電気信号を光信号に変換して行います。より短距離に光通信技術を適用していくためには、半導体レーザ（LD: Laser Diode）をはじめとする光デバイスの高密度集積化と低

消費電力化が必須です。図1(b)に、さまざまな距離で用いられている直接変調LDの、活性領域の大きさと消費エネルギーの関係を示します。一般にLDは、活性領域が大きいほど大きな光強度のレーザ光を出射できる一方、変調時の消費エネルギーも大きくなります。テレコムでは長距離伝送のために大きな光強度が求められ、大きな活性層領域を持つ半導体レーザが必要になります。ボード間伝送といったデータコムでは、エネルギーコストを低減する必要性が増します。現在の短距



(a) LSIチップ間光インターコネクションのブロック図



(b) 活性領域面積と消費エネルギーの関係

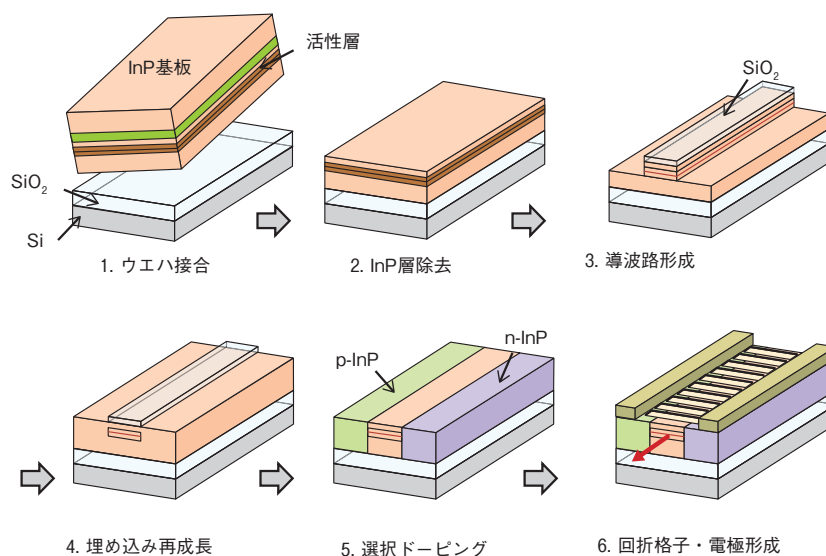
図1 LSIチップ間光インターコネクションのブロック図、および直接変調LDの活性領域と消費エネルギーの関係

離通信でもっとも広く用いられる光源である面発光レーザ（VCSEL: Vertical Cavity Surface Emitting Laser）は、その形状から多モード発振しやすく波長多重（WDM）技術の適用には向きません。通信容量を増大させるために、単一モード発振するLDと、高密度集積可能な波長多重回路の集積が求められます。また、VCSELは活性層領域を決定する共振器長を比較的短くできますが、活性層領域の微小化には限界があります。このような背景からNTTでは、ボード内光インターコネクション用の光源としてSi基板上に作製した薄膜（メンブレン）直接変調LDを開発しています。Si基板上にLDを作製することで、波長多重回路や受光素子といった光デバイスを高密度かつ低コストに作製可能なSiフォトリソ技術が適用できます。さらに、屈折率の低いSiO₂層の上にLDを形成することで、光と注入キャリアとの高い相互作用により、レーザの小型化と低消費電力化を実現できます。また、私たちはさらに微小な活性層領域からなるLDを実現するために、フォトリソ技術を用いたLDを開発しています。

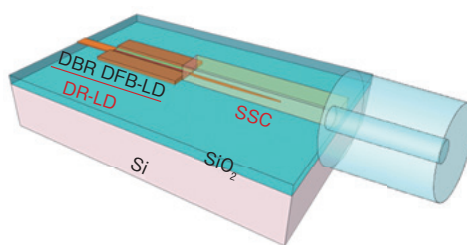
本稿では、Si基板上LDの作製方法と特性について述べ、これを駆動するための相補型金属酸化膜半導体（CMOS: Complementary Metal-Oxide-Semiconductor）技術を用いたドライバ回路設計技術を述べます。さらなる小型化と低消費電力化に向けて取り組んでいるフォトリソ技術を用いたLDについて述べます。

Si基板上薄膜（メンブレン） 直接変調レーザ

Si基板上LDの作製方法を図2(a)に示します⁽²⁾。最初にSi基板上に光回路を形成し、インジウムリン（InP: Indium Phosphide）および活性層からなる化合物半導体薄膜層をウエハ接合します。その後にLDの活性層となる部分のみを残して島状に加工し、InPで再成長することで、薄膜InP中に島状の活性層が埋め込まれた（BH: Buried Heterostructure）構造を形成します。この活性層に対して電流を注入するために、活性層の両脇にそれぞれn型、p型のドーピングをSiイオン注入、およびZn熱拡散を用いて形成します。NTTのSi基板上LDは、活性層上下が屈折率の低いSiO₂で形成されていることから、活性層に対して非常に高い光閉じ込めを実現できます。さらに活性層の周囲がバンドギャップの大きいInPで囲われている構造から、注入されたキャリアを活性層に閉じ込める効果もあります。これらの特徴から、Si基板上LDは光・キャリアの高い相互作用によって小型化・低消費電力化を実現できます。作製したSi基板上LDの構造を図2(b)に示します。レーザ構造は、分布帰還（DFB: Distributed Feedback）領域の背面側にInP導波路からなる分布ブラッグ反射鏡（DBR）を持つ分布反射型（DR）を用いています。背面DBRによって、LD前面側から選択的に光を出射させることができ、BHを小型化することができます。LD前面側にはSiO_x導波路によるスポットサイズ変換器（SSC）を集積し、



(a) Si基板上LDの作製方法



(b) Si基板上LDの構造

図2 Si基板上LDの作製方法と構造

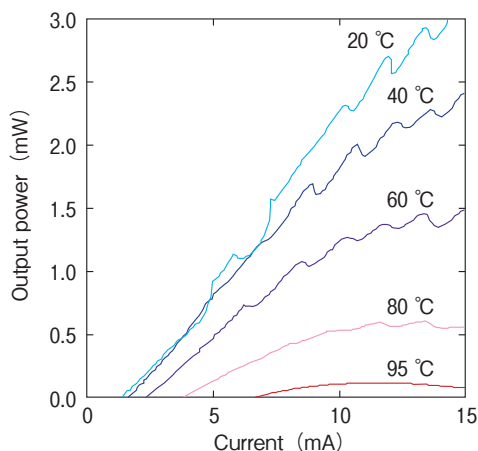
光ファイバと効率的に光結合が可能です。

作製したLDの注入電流－光出力特性を図3(a)に示します。ここでは活性層としてInGaAlAs量子井戸を用いました。しきい値電流1.6 mA、発振波長1.3 μm 帯での室温連続発振を実現し、95℃まで発振が可能でした。図3(b)はLDを同一基板上に8つ集積した素子の25.8 Gbit/sでのNRZ (Non-Return-to-Zero：非ゼロ復帰) 信号による直接変調波形で、すべてのLDで良好な通信

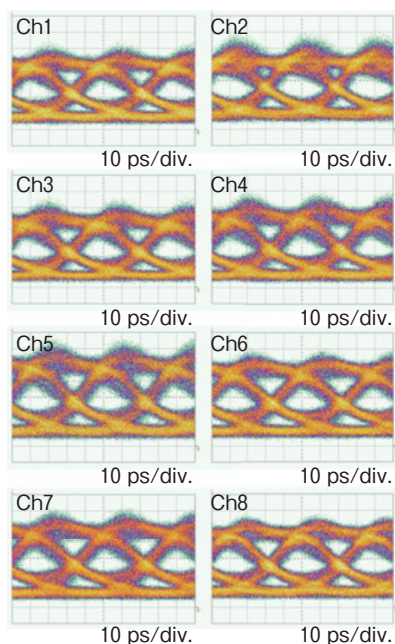
品質を意味するアイ開口を得ることができました。LD単体としての消費エネルギーは200 fJ/bitとなり、この値はVCSELに匹敵しています。また、同構造は波長多重回路ともモノリシックに集積可能です⁽³⁾。私たちはこのように単一モード発振可能で、集積性に優れた低消費電力光源を実現しました。

CMOSドライバ回路集積技術

ここではLDを駆動するための電気回路に



(a) Si基板上LDの注入電流－光出力特性



(b) Si基板上LDのアイ波形

図3 Si基板上LDの特性

ついて説明します。LDを発光させるためには電流を流して駆動することが必要です。一方、LSIなどの一般的なデジタル電気回路は電圧を信号として動作させているので、電圧信号に応じて電流を調整するドライバ回路が必要になります。図4の光送信器の構成に示

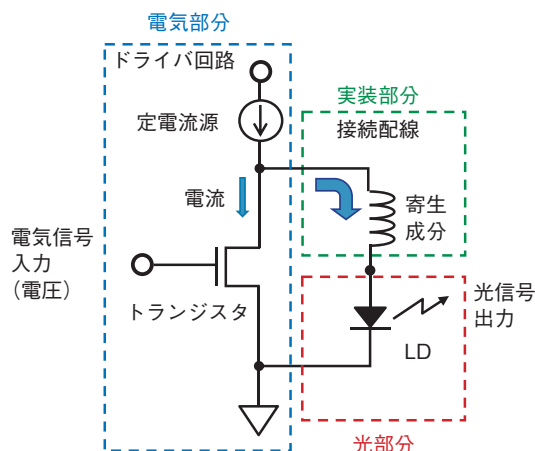


図4 光送信器の構成と動作

すように、ドライバ回路の電気部分、LDの光部分、それらをつなぐ接続配線などの実装部分からなります。この動作について説明します。ドライバ回路において定電流源による電流を分岐（シャント）してトランジスタ側またはLD側に流せるようにします。ここで、左側から高速な電気信号を電圧で入力すると、トランジスタがスイッチとなってオン・オフ動作をします。定電流源は一定の電流を流し続けるので、トランジスタがオンになったときはトランジスタ側に電流が流れLD側には電流が流れず発光しません。一方、トランジスタがオフになったときはLD側に電流が流れ発光します。このようにして、トランジスタのオン・オフによりLDの発光をオフ・オンすることができます。

ドライバ回路に求められる要件は、高速・低消費電力・小型です。そのためにトランジスタにCMOS技術を選択し、私たちのコア技術である光－電子実装統合設計技術⁽⁴⁾を電気回路に適用しました。図4の構成は電気部

分と光部分と実装部分からなりますが、従来は個別に試作・評価して特性を合わせ込む必要がありました。光—電子実装統合設計技術では、光部分や実装部分を電気の等価回路に置き換えたモデルを作成します。これをシミュレーションや設計ツールが進化した電気回路の世界に取り込むことで、統合設計をして性能予測を立てることが可能になります。

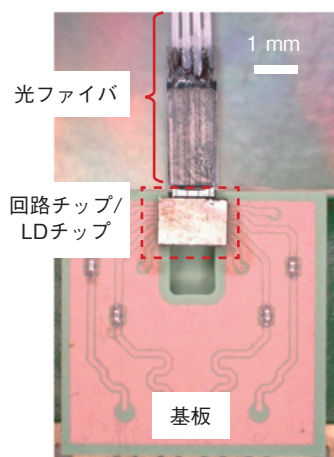
次に、小型実装構造について実際に作成した構造（図5(a)）を用いて説明します。電気接続には、LDチップの表面にCMOSドライバ回路チップの表面を重ねて搭載する手法を用いました。これにより、チップ面積を低減できるうえに、電気配線接続が短くなるので寄生インダクタンス成分が減り高速信号を通すことができるようになります。また、光接続には、NTTのコア技術である平面光波回路技術で培った技術を適用し、幅1ミリのLDチップ端面に光ファイバアレイを直接接続し、小型で低損失な光接続を可能としま

した。

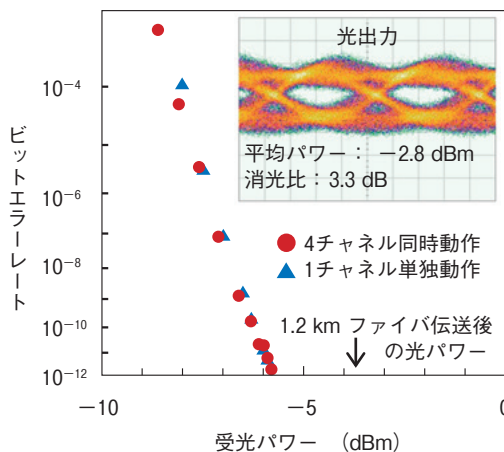
このようにして作成した光送信器の特性を図5(b)に示します⁽⁵⁾。25 Gbit/sのNRZ信号の擬似ランダムビット列（7段）を4チャンネルからなる各チャンネルに入力し合計100 Gbit/sの送信信号としました。挿入図は1つのチャンネルから出力された光信号のアイパターンで、アイ開口しており消光比3 dB以上でした。1.2 kmの標準シングルモードファイバを伝搬した後のビットエラーレートを評価した結果、4チャンネル同時駆動時でも、エラーフリー伝送（ビットエラーレート $<10^{-12}$ ）を確認しました。LDとドライバ回路の合計の消費電力は267 mWでしたので、電力効率は2.67 pJ/bitとなり送信部として世界トップレベルの低消費電力を実現しました。

LEAPレーザ

図1(b)で説明したように、ボード内、さ



(a) 実装構造



(b) 評価結果（チャンネル番号1）

図5 作成した光送信器

らにはチップ内の通信では消費エネルギーの低減がより求められ、微小な活性層で動作するLDが求められます。NTT では、この微小LDを実現するために、フォトニック結晶を用いたLDを開発しました⁽⁶⁾。作製したレーザの電子顕微鏡写真を図6に示します。フォトニック結晶とは、屈折率が光の波長程度の周期性を持つ人工的な周期構造です。この構造により、中央部に非常に強く光を局在させることができます。私たちは埋込再成長技術を駆使し、InP フォトニック結晶中に埋め込まれた活性層を有する構造の実現に成功しました。このフォトニック結晶レーザを、その特徴的な構造から、私たちは波長サイズ埋込活性層フォトニック結晶 (LEAP: Lambda-scale Embedded Active-region Photonic-crystal) レーザと呼んでいます。

作製したLEAPレーザの室温での注入電流－光出力特性を図7(a)に示します。この

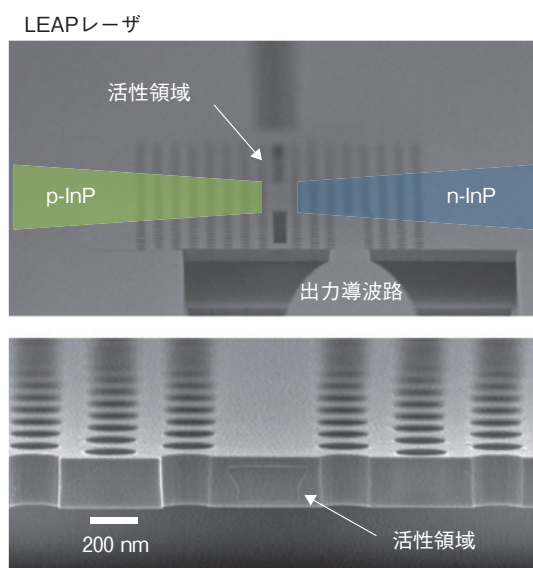
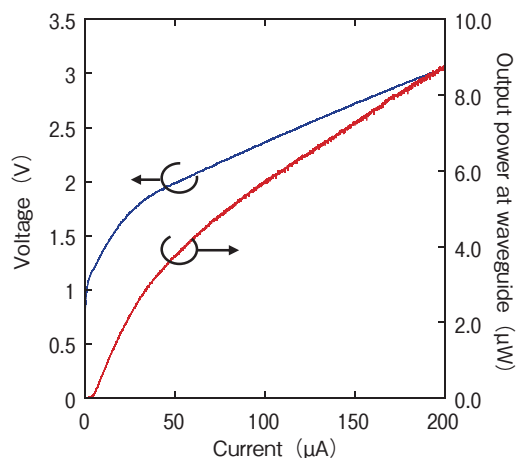


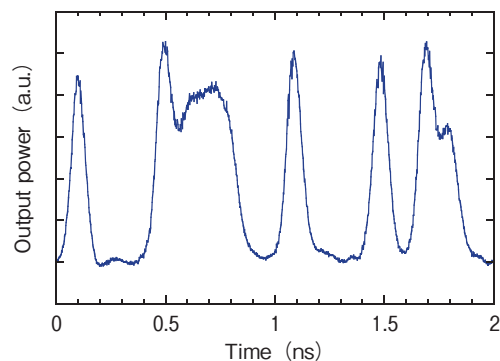
図6 LEAPレーザの電子顕微鏡写真

ような微小なLDであっても室温連続発振が実現でき、極めて小さいしきい値電流 $4.8\ \mu\text{A}$ が得られました。バイアス電流 $25\ \mu\text{A}$ 時、 $10\ \text{Gbit/s}$ のNRZ信号による直接変調波形を図7(b)に示します。このような微小電流でも直接変調が可能で、LD単体として最小の消費エネルギー $4.4\ \text{fJ/bit}$ が得られました。

本LEAPレーザは、前述したウエハ接合技術と組み合わせることで、InP基板上だけでなくSi基板上にも形成が可能です。このようにフォトニック結晶を用いた微小LDで、



(a) LEAPレーザの注入電流-光出力特性



(b) LEAPレーザの10 Gbit/s直接変調時の光波形

図7 LEAPレーザの特性

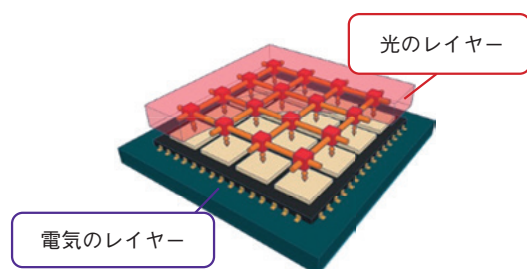


図8 演算処理回路と融合（チップ内のコア間光伝送）

将来チップ内のデータ転送にも適用可能な低消費エネルギー動作を実証しました。

今後の展開

本稿で紹介したSi基板上の半導体レーザーは、Si光回路との高い集積性を備え、CMOSドライバにより低消費電力で駆動できることから、ボード内やチップ内といった短距離光インターコネクションへの道筋を大きく拓く成果と考えています。今後は、大容量化と高密度集積化に挑戦し、さらにはCPUやGPUといった演算処理回路との融合を進め（図8）、将来の情報処理基盤の発展に寄与できるように研究開発を進めていきます。

参考文献

- (1) <https://www.jst.go.jp/lcs/pdf/fy2018-pp-15.pdf>
- (2) T. Fujii, K. Takeda, N-P. Diamantopoulos, E. Kanno, K. Hasebe, H. Nishi, R. Nakao, T. Kakitsuka, and S. Matsuo: "Heterogeneously Integrated Membrane Lasers on Si Substrate for Low Operating Energy Optical Links," IEEE Journal of Selected Topics in Quantum Electronics, Vol. 24, No. 1, 1500408, 2016.
- (3) H. Nishi, T. Fujii, N-P. Diamantopoulos, K. Takeda, E. Kanno, T. Kakitsuka, T. Tsuchizawa, H. Fukuda, and S. Matsuo: "Monolithic Integration of an 8-channel Directly Modulated Membrane-laser Array and a SiN AWG Filter on Si," European Conference on Optical Communication, Paper Th3B.2, 2018.
- (4) 岸・長谷・小林・井田・栗島・野坂: "超低消費電力アナログ回路技術," NTT技術ジャーナル, Vol. 28, No. 11, pp. 21-24, 2016.

- (5) T. Kishi, H. Wakita, K. Shikama, M. Nagatasni, S. Kanazawa, T. Fujii, H. Nishi, H. Ishikawa, Y. Kawajiri, A. Aratake, H. Nosaka, H. Fukuda, and S. Matsuo: "A 25-Gbps x 4ch, Low-Power Compact Wire-Bond-Free 3D-Stacked Transmitter Module with 1.3- μ m LD-Array-on-Si for On-Board Optics," Optical Fiber Communication Conference, Paper Tu2l.1, 2019.
- (6) K. Takeda, T. Sato, A. Shinya, K. Nozaki, W. Kobayashi, H. Taniyama, M. Notomi, K. Hasebe, T. Kakitsuka, and S. Matsuo: "Few-fJ/bit data transmissions using directly modulated lambda-scale embedded active region photonic-crystal lasers," Nature Photonics, Vol. 7, pp. 569-575, 2013.



（上段左から）武田 浩司/ 藤井 拓郎/ 岸 俊樹/
鹿間 光太

（中段左から）脇田 斉/ 西 英隆/ 佐藤 具就/
土澤 泰

（下段左から）瀬川 徹/ 佐藤 昇男/ 松尾 慎治

IOWN構想における情報処理基盤の高速化と低消費電力化に向け、光電融合デバイスと長年培った技術により貢献できるよう研究開発を進めています。

◆問い合わせ先

NTT先端集積デバイス研究所

企画担当

E-mail sende-kensui-p@hco.ntt.co.jp

ナノフォトニクス技術による 光電融合アクセラレータへの研究展開

NTTナノフォトニクスセンタがめざす光電融合技術のターゲットは、低遅延・低消費エネルギーの光コンピューティング技術の創生です。ナノフォトニクスによる小型の光機能素子の実現や、シリコンフォトニクスによる大規模な光回路作製技術の進展によって、多様な光情報処理が可能になりつつあります。本稿では、私たちが研究している光パスゲート回路、光電変換素子、光非線形素子の各技術について紹介し、これらを集積させることで可能となる「光電融合アクセラレータ」への道筋を示します。

のざき
野崎

けんで
謙悟^{†1, 2}

しんや
新家

あきひこ
昭彦^{†1, 2}

のうとみ
納富

まさや
雅也^{†1, 2}

NTTナノフォトニクスセンタ^{†1}

NTT 物性科学基礎研究所^{†2}

光技術は「伝送」から「処理」へ

現代の光技術は、長距離の光ファイバ通信やデータセンタ内でのサーバ間通信をはじめとする大容量の情報伝送技術を牽引しています。その延長線上ではさらに短距離スケールの光伝送技術が進展すると考えられますが、その究極形はコンピュータチップの中での光ネットワーク回路の構成、そして、光による直接的な情報処理の実現です。「光コンピュータ」の実現はこれまでも光分野の研究者がめざす大きな目標の1つでしたが、CMOS電子回路技術が台頭する世にあって、光を演算処理に使う有意性を見出せずきた歴史があります。しかし、CMOSの微細化と集積化の限界（ムーアの終焉）が徐々に近づく中で、光の高速性を利用した演算処理に対して期待が高まっています^①。それを後押ししているのは、ナノフォトニクスと呼ばれるような、微細加工技術によって可能となる小型で省工

ネの光デバイス・回路技術の進歩です。また、最近ではシリコンフォトニクス技術の発展が強いシナジーをもたらし、光集積回路を小型で大規模に実装できる環境が整ってきたことで光コンピューティング研究の機運が高まっています。

一概に光演算処理といっても、光回路上だけで汎用性のあるさまざまな処理を行うことは困難といえます。電子回路技術が持つ大容量で並列なデジタル信号処理やメモリを組み合わせ、光が得意な処理は光回路へ任せることで特定の演算処理を加速させる、アクセラレータとしての機能化が重要になると考えられます^②。特に、近年では、デジタル信号処理に限らず、機械学習や高周波信号処理をはじめとするアナログ信号処理で光を利用する価値が見直されており、CMOSエレクトロニクスとナノフォトニクスを連携させた光電融合アクセラレータのかたちが少しずつ見え始めています。

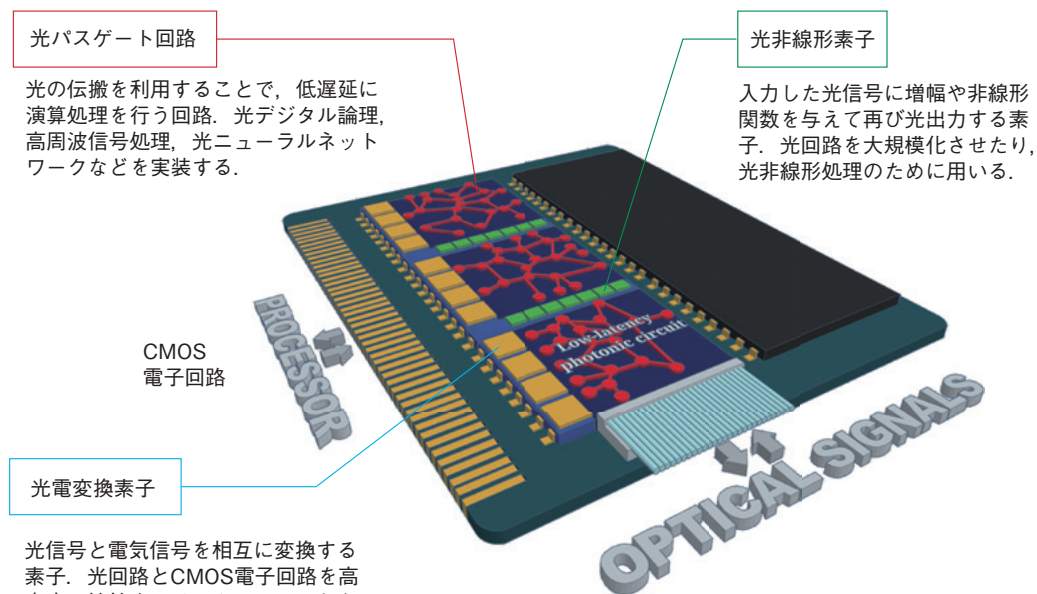


図1 光電融合アクセラレータの概要図

以降では、このような光電融合アクセラレータの実現に向けて必要な3つのキーデバイスと考えられる「低遅延光バスゲート回路」「光電変換素子」「光非線形素子」について紹介します（図1）。

低遅延光バスゲート回路

CMOS 電子回路におけるムーアの法則（微細化と集積化による性能向上の経験則）の継続を阻むのは、トランジスタや金属配線における電気抵抗や電気容量による信号遅延や発熱の増加です。電子回路ではAND-OR-INVERT 論理に代表されるように、論理ゲートを多段に接続することでデジタル論理演算が行われます。このとき、後段ゲートは前段ゲートが出力する信号の到来を待つため、演算の遅延時間はゲート段数に比例して拡大します。また、演算速度を上げるために信号のビットレートを高めると、金属内自由電子の運動の増加に伴い発熱が大きくなるため、低

消費電力が要求されるコンピューティング向けCMOS 電子回路の動作レートは一般に数GHzに抑えられます。これらの理由から、さらなるCMOSの微細化・集積化によって、演算処理量（スループット）は上げることはできても、演算遅延（レイテンシ）は頭打ちになっているのが現状です。

光バスゲート回路は、図2のように光の伝送経路を切り替えるスイッチを連結させることで構成されます。図の例では、電子回路からの入力信号により、マッハ・ツェンダー干渉型光スイッチ*が一括で操作され、これにより選択された経路を光が干渉しながら伝送することで計算結果を出力します。これにより、電子回路のような電気抵抗による電力損

* マッハ・ツェンダー干渉型光スイッチ：光を分岐して、一方に電圧を与えて導波路の屈折率変化を起こし、光の位相を変えます。その後、互いに干渉させることで、光の出力経路を決めるスイッチとなります（図2参照）。出力比を0/1か1/0の2通りに決める場合は光デジタル処理、出力比を0から1の間を連続的にとる場合は光アナログ処理に該当します。

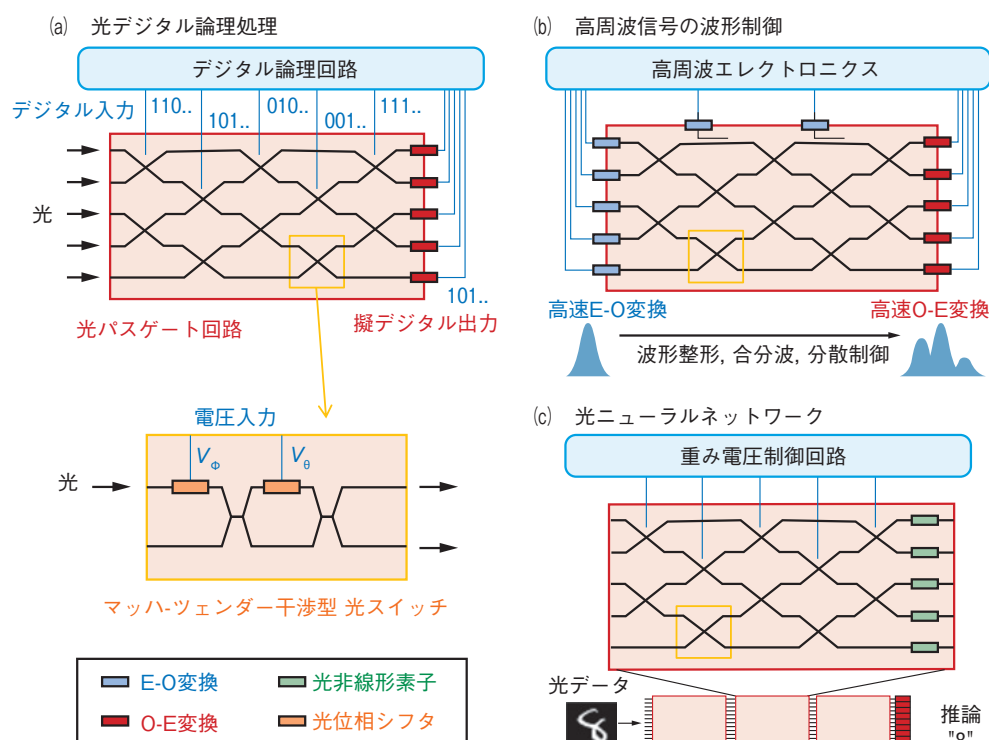


図2 光パスゲート回路の例

失や熱の発生がなく、演算自体は光の干渉で行われるため、省エネかつ低遅延で処理することができます。例えば、デジタル信号（“1”と“0”の2値をとる信号）の加算回路を考えると、下位桁から上位桁への桁上げ計算が遅延時間を律速する「クリティカルパス」になりますが、このような処理に光パスゲートを活用することで、電子回路に比べて低遅延化が期待できます⁽³⁾。その他の基本四則演算も含めて、より複雑なデジタル演算にも応用可能と考えられます（図2(a)）。

デジタル処理だけでなく、アナログ処理（連続値で行う光処理）に光を利用する研究も進んでいます。無線通信で使われる高周波信号をいったん光に変換することで、高いスペクトル分解能や時間分解能を必要とする処理（フィルタリング、波形制御、分散制御など）

を光の領域で実施し、再び高周波信号として出力するなど、光と無線の融合技術の進展が期待されます⁽⁴⁾（図2(b)）。また、深層学習をはじめとするAI（人工知能）技術の進展に伴い、光ニューラルネットワークの研究が世界的にも活発です。その中核にあるのはベクトル-行列積の計算ですが、CMOSデジタル回路では計算遅延と消費電力がボトルネックになることが知られています。しかし、光干渉を利用したパスゲート回路によって、高速なアナログ信号によるベクトル-行列積を物理実装できるため、これらの問題が解決される期待があります⁽⁵⁾。後述するような光電変換素子や光非線形素子を組み合わせて光電融合ニューラルネットワークを構成し、光データを伝搬させることで低遅延な推論・判別を実現できる可能性があります（図2(c)）。

光電変換素子 (光と電子回路のインタフェース)

CMOS回路と光回路の融合に向けた大きな課題は、光変調器のような電気-光変換(E-O変換)や、受光器のような光-電気変換(O-E変換)を小型化・省エネ化し、高密度な光-電子インタフェースを実現することです。私たちは、フォトリック結晶と呼ばれるナノ構造を用いて、この実現に取り組んできました(図3)。フォトリック結晶とは、半導体などに形成した周期的なナノ構造体です。ここでは薄板状の半導体に直径200 nm程度の穴を周期的に形成しており、穴のレイアウトによって、微小な光導波路や光共振器を形成できます。NTTではこれまでに光ス

イッチや光メモリ、レーザ光源など各種の機能素子を実現し、記録的な低エネルギー動作を実証してきました。図3(a)、(b)のような光変調器や受光器などの光電変換素子についても、フォトリック結晶を用いることで従来素子よりも飛躍的に小型化・省エネ化することができました⁽⁶⁾。

光電変換素子では、電気容量(キャパシタンス, C)の低さが重要な指標になります。図3(c)のように、CMOSトランジスタ単体の電気容量が1フェムトファラド(fF)以下程度であるのに対して、従来の光電変換素子は一般に10 fF以上と大きく、これに比例する高い消費エネルギーが必要であることが課題でした。しかし、NTTの光電変換素子は電気容量をCMOS素子と同等の1 fF以下に

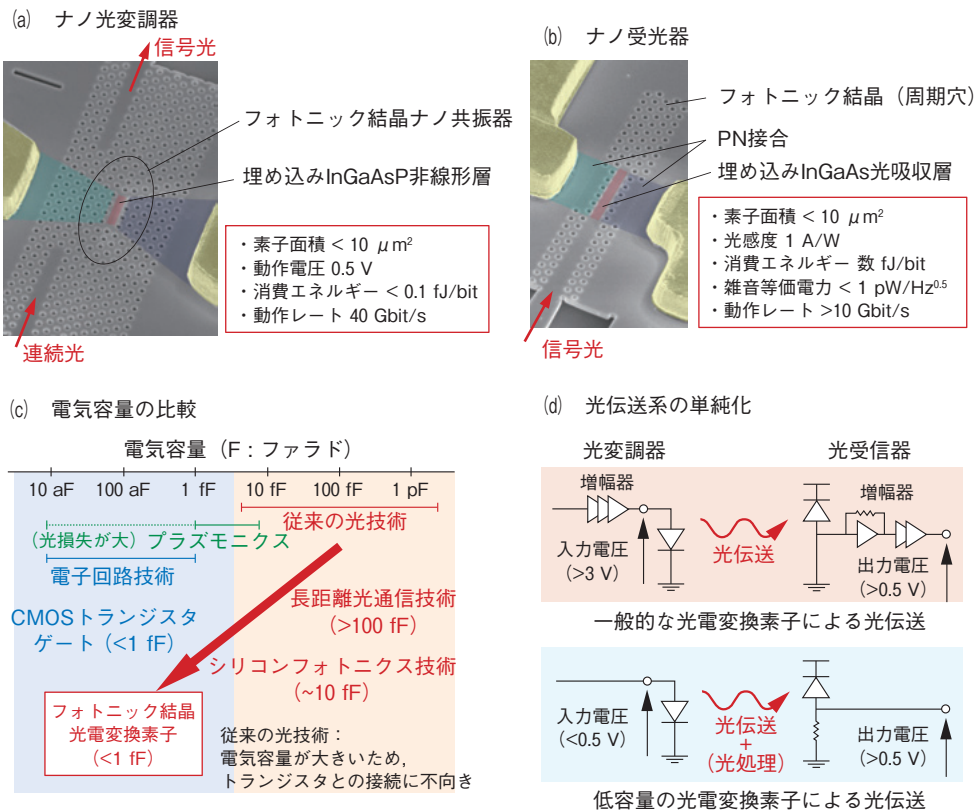


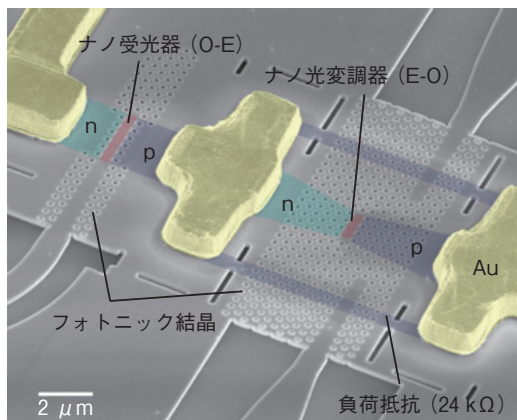
図3 フォトリック結晶による光電変換素子の性能

低減できます。このレベルの低容量化には大きな意義があります。図3(d)に示すように、一般的な光伝送系では、光電変換器の駆動電力が大きく、複数の増幅器によって信号を増幅させる必要があるため、必要な消費エネルギーや面積は大きくなります。しかし、低容量な光電変換素子では、CMOSトランジスタの論理動作に必要な電荷量（電気的エネルギー）をそのまま光電変換にも適用できることから、増幅器を必要としないシームレスな光電融合が可能です。そのため、送受信回路もシンプルで省エネ効果が高く、CMOSチップ間やチップ内で高密度な光伝送系を構成するのに適しており、また、その中で前述のような光パスゲート処理を行うことも期待できます。今後、低容量性を維持したままCMOSと光電変換素子を集積させる技術を進展させ、コンピューティング応用に向けた光電子インタフェースを実現していくことが鍵になります。

光非線形素子（光トランジスタ）

トランジスタが行うような信号のスイッチングや増幅といった非線形的な操作は、光回路においても重要な役割を持ちます。しかし、光は干渉による線形的な信号操作が得意な反面、非線形的な信号操作のためには光と半導体材料との非線形相互作用を必要とし、そのために高い光強度が必要という課題がありました。そこで私たちは、前述したナノ受光器とナノ光変調器を集積することでO-E-O型の変換素子を作製し、小型で省エネの光非線形素子を実現しました（図4）。受光器に入力された光信号が電流へ変換され、さらに負荷抵抗（24 k Ω ）を介して電圧信号へ変換されます。この電圧信号が光変調器を駆動することにより、別の光に信号波形が転写されます。これによって10 Gbit/s 光信号の非線形な転送動作が実現されました。この動作では、受光器への光入力強度よりも光変調器からの光出力強度を2倍以上高められました。すなわち、電気トランジスタに信号利得があ

(a) 素子の写真



(b) 光信号転送の動作原理

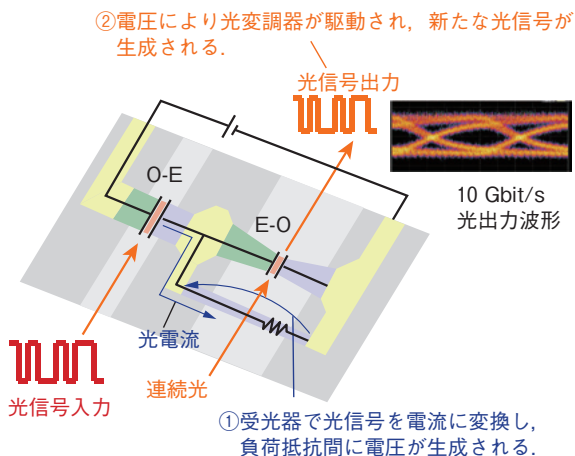


図4 光非線形素子（光トランジスタ）

るのと同様に、光に対して信号利得が得られる「光トランジスタ」を実現できたといえます⁽⁷⁾。

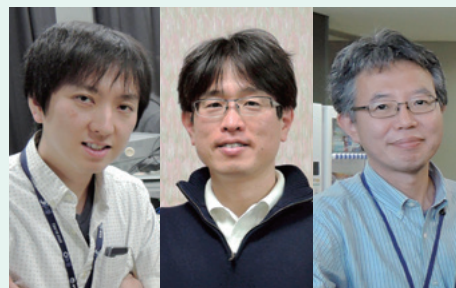
この集積素子での電気容量は2 fFと極めて小さく、このように低容量性を維持した光電融合は世界初といえます。従来のO-E-O変換素子は電気容量が大きいために省エネ化は本質的に困難でしたが、私たちの低容量素子によって、消費エネルギーもビット当たり数fJレベルと従来の100分の1以下に低減されました。また、光信号利得があることで、多段に光信号を転送することも可能と考えられます。これにより、光パスゲート回路どうしを接続して大規模化させることが可能になります。また、図2で示したように、光ニューラルネットワークにおける非線形素子（光ニューロン）として使うなど、今後、光処理への適用範囲が拡大していくと考えられます。

最後に

光が持つ優位性を最大化し、電子回路を凌駕する性能を得るために検討すべき点はたくさんあります。光の情報を波長・空間・時間で多重化し、光処理の次元を増加できることは電子処理に対する強いメリットになります。また、光電変換やアナログ-デジタル変換、電子回路中での遅延やエネルギー効率を含めたコ・デザインや、アプロキシメート・コンピューティングといった近似的な計算手法によって精度と計算コストをバランス化させる設計なども重要になります⁽⁸⁾。本稿で紹介したような要素技術（コンポーネントレベル）の研究を超えて、より大局的な視点（アーキテクチャレベル）で考えることが、具体的な光電融合型コンピューティングのかたちを見出すために必要と考えられます。

参考文献

- (1) 納富・寒川：“オンチップ光集積に向けたナノフォトニクス技術,” NTT技術ジャーナル, Vol. 30, No. 5, pp. 6-10, 2018.
- (2) K. Kitayama, M. Notomi, M. Naruse, K. Inoue, S. Kawakami, and A. Uchida: “Novel frontier of photonics for data processing—Photonic accelerator,” APL Photonics, Vol. 4, No. 9, 090901, 2019.
- (3) 新家・石原・井上・野崎・納富：“光パスゲート論理に基づく超低遅延光回路,” NTT技術ジャーナル, Vol. 30, No. 5, pp. 28-31, 2018.
- (4) D. Perez, I. Gasulla, and J. Capmany: “Programmable multifunctional integrated nanophotonics,” Nanophotonics Vol. 7, No. 8, pp. 1351-1371, 2018.
- (5) Y.C. Shen, N.C. Harris, S. Skirlo, M. Prabhu, T. Baehr-Jones, M. Hochberg, X. Sun, S.J. Zhao, H. Larochelle, D. Englund, and M. Soljacic: “Deep learning with coherent nanophotonic circuits,” Nature Photonics, Vol. 11, pp. 441-446, 2017.
- (6) 野崎・松尾・藤井・武田・倉持・新家・納富：“フォトリック結晶による低キャパシタンス光電変換素子,” NTT技術ジャーナル, Vol. 30, No. 5, pp. 11-14, 2018.
- (7) K. Nozaki, S. Matsuo, T. Fujii, K. Takeda, A. Shinya, E. Kuramochi, and M. Notomi: “Femtofarad optoelectronic integration demonstrating energy-saving signal conversion and nonlinear functions,” Nature Photonics, Vol. 13, pp. 454-459, 2019.
- (8) 川上・谷本・北・新家・小野・納富・井上：“光アプロキシメートコンピューティングの実現に向けた電力性能解析,” 情報処理学会研究報告, 2019-ARC-237, pp. 1-8, 2019.



(左から) 野崎 謙悟 / 新家 昭彦 / 納富 雅也

これまで「光による情報伝送、電子による情報処理」という役割であった世界が変わりつつあります。ナノフォトニクス技術によってどんな光電融合処理が実現されていくのか、今後も注目してください。

◆問い合わせ先

NTT 物性科学基礎研究所
量子光物性研究部
フォトリックナノ構造研究グループ
TEL 046-240-4537
FAX 046-240-4305
E-mail kengo.nozaki.fd@hco.ntt.co.jp