

高密度・低消費電力な短距離光インターコネクションに向けたデバイス技術

情報処理基盤の高速化と低消費電力化に向け、ボード内の短距離通信に光技術を適用した光インターコネクションが検討されています。本稿では、Si光回路との高い集積性を備えCMOSドライバにより低消費電力で駆動できるSi基板上薄膜直接変調レーザを紹介します。

たけだ 武田	こうじ 浩司	ふじい 藤井	たくろう 拓郎	きし 岸	としき 俊樹
しかま 鹿間	こうた 光太	わきた 脇田	ひとし 斉	にし 西	ひでたか 英隆
さとう 佐藤	ともなり 具就	つちざわ 土澤	たい 泰	せがわ 瀬川	とおる 徹
さとう 佐藤	のりお 昇男	まつお 松尾	しんじ 慎治		

NTT先端集積デバイス研究所

はじめに

IoT (Internet of Things) の進展やAI (人工知能) の利用拡大により、従来の予想を超える膨大なデータが取り扱われるようになり、今後もこの傾向は持続すると考えられています。このデータ処理の増大により情報通信機器の消費電力も加速度的に増大すると推定されています⁽¹⁾。このままトラフィックが伸び続け、情報通信機器の性能が変わらなるとすると2030年には日本の年間消費電力量の倍近い電力を情報通信機器が消費する予測もあります。特に、データ処理は大規模なデータセンタに集約される傾向にあり、データセンタに必要な電力も加速度的に増大しています。例えば、日本のデータセンタの消費電力は、2015年時点で日本の年間消費電力の1%という試算があり、データの処理や伝送にかかる消費電力の低減が重要といえます。

このような背景のもと提案されたIOWN

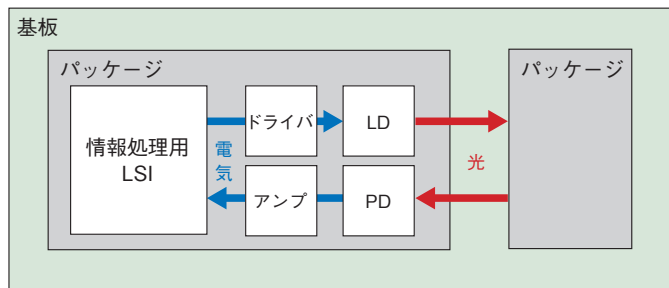
(Innovative Optical and Wireless Network) 構想では超低消費電力を1つの特徴とし、その実現のために、長距離通信で培った技術を短距離にも適用する光電融合技術の研究開発を進めています。現在までに光通信技術は国際間の長距離通信や国内のメトロ・アクセス網に適用され、近年ではデータセンタ間の通信に、さらにはデータセンタ内のラック間やボード間の通信に適用されています。一方、ボード内や大規模集積回路 (LSI: Large Scale Integrated Circuit) 間の通信には電気配線が用いられています。しかし、電気配線は、データの速度や伝送距離の増加に伴い伝送損失が大きくなるというデメリットがあります。一方、光配線は、それらが増大しても損失は一定であり消費電力の増加は小さいという特徴があります。NTTでは、ボード内の短距離通信に光技術を適用し、データの処理や伝送にかかる電子機器の高速化と低消費電力化をめざす光インターコネク

ションの研究開発を進めています。

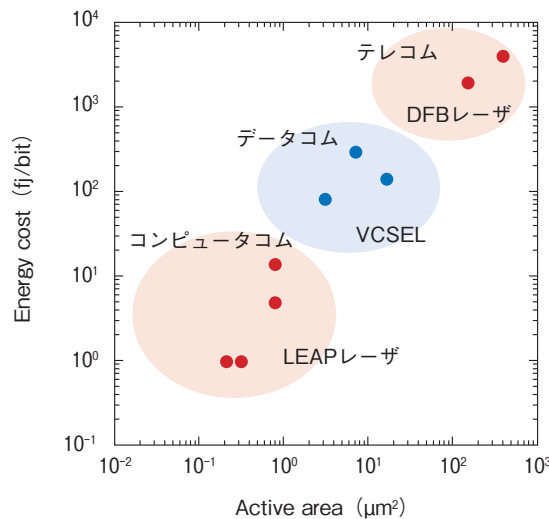
短距離光インターコネクションに向けたデバイス技術

情報処理用の光インターコネクションに必要なブロック構成を図1(a)に示します。情報処理用のLSIの直近に光送受信器を配置して電気信号を光信号に変換して行います。より短距離に光通信技術を適用していくためには、半導体レーザー(LD: Laser Diode)をはじめとする光デバイスの高密度集積化と低

消費電力化が必須です。図1(b)に、さまざまな距離で用いられている直接変調LDの、活性領域の大きさと消費エネルギーの関係を示します。一般にLDは、活性領域が大きいほど大きな光強度のレーザー光を出射できる一方、変調時の消費エネルギーも大きくなります。テレコムでは長距離伝送のために大きな光強度が求められ、大きな活性層領域を持つ半導体レーザーが必要になります。ボード間伝送といったデータコムでは、エネルギーコストを低減する必要性が増します。現在の短距



(a) LSIチップ間光インターコネクションのブロック図



(b) 活性領域面積と消費エネルギーの関係

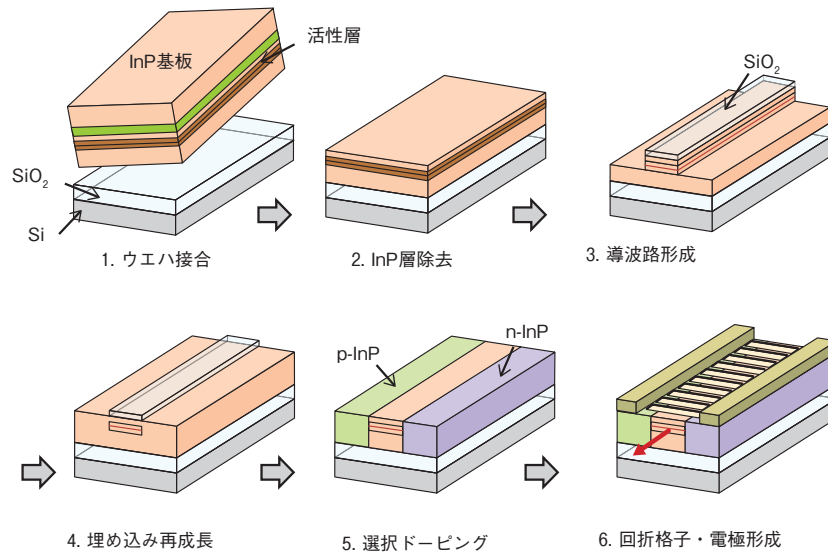
図1 LSIチップ間光インターコネクションのブロック図、および直接変調LDの活性領域と消費エネルギーの関係

離通信でもっとも広く用いられる光源である面発光レーザ（VCSEL: Vertical Cavity Surface Emitting Laser）は、その形状から多モード発振しやすく波長多重（WDM）技術の適用には向きません。通信容量を増大させるために、単一モード発振するLDと、高密度集積可能な波長多重回路の集積が求められます。また、VCSELは活性層領域を決定する共振器長を比較的短くできますが、活性層領域の微小化には限界があります。このような背景からNTTでは、ボード内光インターコネクション用の光源としてSi基板上に作製した薄膜（メンブレン）直接変調LDを開発しています。Si基板上にLDを作製することで、波長多重回路や受光素子といった光デバイスを高密度かつ低コストに作製可能なSiフォトニクスの技術が適用できます。さらに、屈折率の低いSiO₂層の上にLDを形成することで、光と注入キャリアとの高い相互作用により、レーザの小型化と低消費電力化を実現できます。また、私たちはさらに微小な活性層領域からなるLDを実現するために、フォトニック結晶を用いたLDを開発しています。

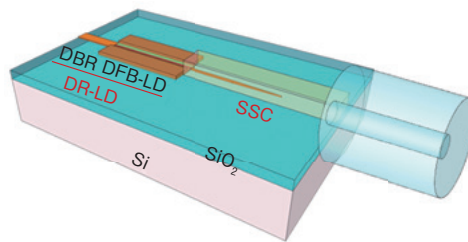
本稿では、Si基板上LDの作製方法と特性について述べ、これを駆動するための相補型金属酸化膜半導体（CMOS: Complementary Metal-Oxide-Semiconductor）技術を用いたドライバ回路設計技術を述べます。さらなる小型化と低消費電力化に向けて取り組んでいるフォトニック結晶を用いたLDについて述べます。

Si基板上薄膜（メンブレン） 直接変調レーザ

Si基板上LDの作製方法を図2(a)に示します⁽²⁾。最初にSi基板上に光回路を形成し、インジウムリン（InP: Indium Phosphide）および活性層からなる化合物半導体薄膜層をウエハ接合します。その後LDの活性層となる部分のみを残して島状に加工し、InPで再成長することで、薄膜InP中に島状の活性層が埋め込まれた（BH: Buried Heterostructure）構造を形成します。この活性層に対して電流を注入するために、活性層の両脇にそれぞれn型、p型のドーピングをSiイオン注入、およびZn熱拡散を用いて形成します。NTTのSi基板上LDは、活性層上下が屈折率の低いSiO₂で形成されていることから、活性層に対して非常に高い光閉じ込めを実現できます。さらに活性層の周囲がバンドギャップの大きいInPで囲われている構造から、注入されたキャリアを活性層に閉じ込める効果も有します。これらの特徴から、Si基板上LDは光・キャリアの高い相互作用によって小型化・低消費電力化を実現できます。作製したSi基板上LDの構造を図2(b)に示します。レーザ構造は、分布帰還（DFB: Distributed Feedback）領域の背面側にInP導波路からなる分布ブラッグ反射鏡（DBR）を持つ分布反射型（DR）を用いています。背面DBRによって、LD前面側から選択的に光を出射させることができ、BHを小型化することができます。LD前面側にはSiO_x導波路によるスポットサイズ変換器（SSC）を集積し、



(a) Si基板上LDの作製方法



(b) Si基板上LDの構造

図2 Si基板上LDの作製方法と構造

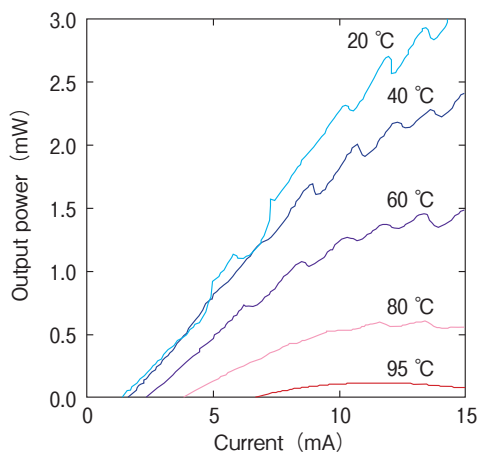
光ファイバと効率的に光結合が可能です。

作製したLDの注入電流－光出力特性を図3(a)に示します。ここでは活性層としてInGaAlAs量子井戸を用いました。しきい値電流1.6 mA、発振波長1.3 μm帯での室温連続発振を実現し、95℃まで発振が可能でした。図3(b)はLDを同一基板上に8つ集積した素子の25.8 Gbit/sでのNRZ (Non-Return-to-Zero：非ゼロ復帰) 信号による直接変調波形で、すべてのLDで良好な通信

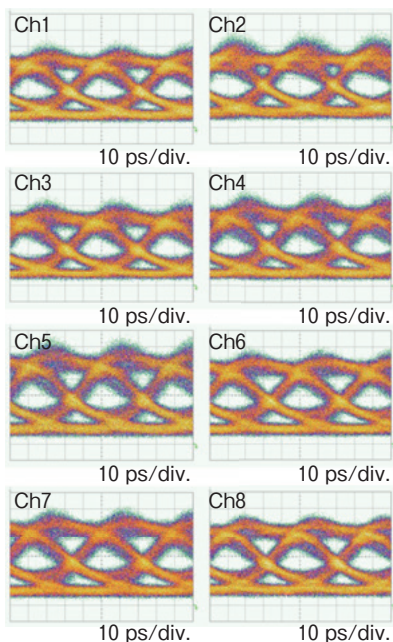
品質を意味するアイ開口を得ることができました。LD単体としての消費エネルギーは200 fJ/bitとなり、この値はVCSELに匹敵しています。また、同構造は波長多重回路ともモノリシックに集積可能です⁽³⁾。私たちはこのように単一モード発振可能で、集積性に優れた低消費電力光源を実現しました。

CMOSドライバ回路集積技術

ここではLDを駆動するための電気回路に



(a) Si基板上LDの注入電流－光出力特性



(b) Si基板上LDのアイ波形

図3 Si基板上LDの特性

ついて説明します。LDを発光させるためには電流を流して駆動することが必要です。一方、LSIなどの一般的なデジタル電気回路は電圧を信号として動作させているので、電圧信号に応じて電流を調整するドライバ回路が必要になります。図4の光送信器の構成に示

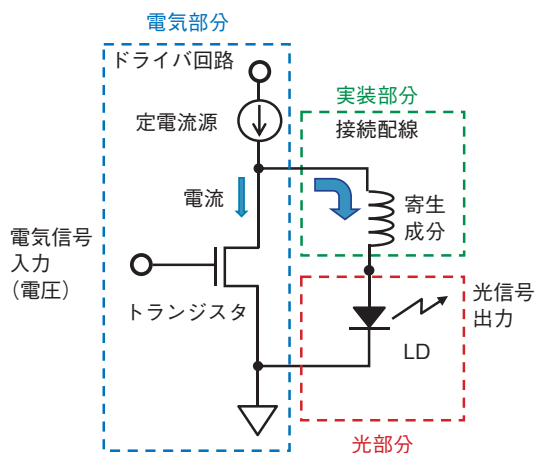


図4 光送信器の構成と動作

すように、ドライバ回路の電気部分、LDの光部分、それらをつなぐ接続配線などの実装部分からなります。この動作について説明します。ドライバ回路において定電流源による電流を分岐（シャント）してトランジスタ側またはLD側に流せるようにします。ここで、左側から高速な電気信号を電圧で入力すると、トランジスタがスイッチとなってオン・オフ動作をします。定電流源は一定の電流を流し続けるので、トランジスタがオンになったときはトランジスタ側に電流が流れLD側には電流が流れず発光しません。一方、トランジスタがオフになったときはLD側に電流が流れ発光します。このようにして、トランジスタのオン・オフによりLDの発光をオフ・オンすることができます。

ドライバ回路に求められる要件は、高速・低消費電力・小型です。そのためにトランジスタにCMOS技術を選択し、私たちのコア技術である光－電子実装統合設計技術⁽⁴⁾を電気回路に適用しました。図4の構成は電気部

分と光部分と実装部分からなりますが、従来は個別に試作・評価して特性を合わせ込む必要がありました。光—電子実装統合設計技術では、光部分や実装部分を電気の等価回路に置き換えたモデルを作成します。これをシミュレーションや設計ツールが進化した電気回路の世界に取り込むことで、統合設計をして性能予測を立てることが可能になります。

次に、小型実装構造について実際に作成した構造（図5(a)）を用いて説明します。電気接続には、LDチップの表面にCMOSドライバ回路チップの表面を重ねて搭載する手法を用いました。これにより、チップ面積を低減できるうえに、電気配線接続が短くなるので寄生インダクタンス成分が減り高速信号を通すことができるようになります。また、光接続には、NTTのコア技術である平面光波回路技術で培った技術を適用し、幅1ミリのLDチップ端面に光ファイバアレイを直接接続し、小型で低損失な光接続を可能としま

した。

このようにして作成した光送信器の特性を図5(b)に示します⁽⁵⁾。25 Gbit/sのNRZ信号の擬似ランダムビット列（7段）を4チャンネルからなる各チャンネルに入力し合計100 Gbit/sの送信信号としました。挿入図は1つのチャンネルから出力された光信号のアイパターンで、アイ開口しており消光比3 dB以上でした。1.2 kmの標準シングルモードファイバを伝搬した後のビットエラーレートを評価した結果、4チャンネル同時駆動時でも、エラーフリー伝送（ビットエラーレート $<10^{-12}$ ）を確認しました。LDとドライバ回路の合計の消費電力は267 mWでしたので、電力効率は2.67 pJ/bitとなり送信部として世界トップレベルの低消費電力を実現しました。

LEAPレーザ

図1(b)で説明したように、ボード内、さ

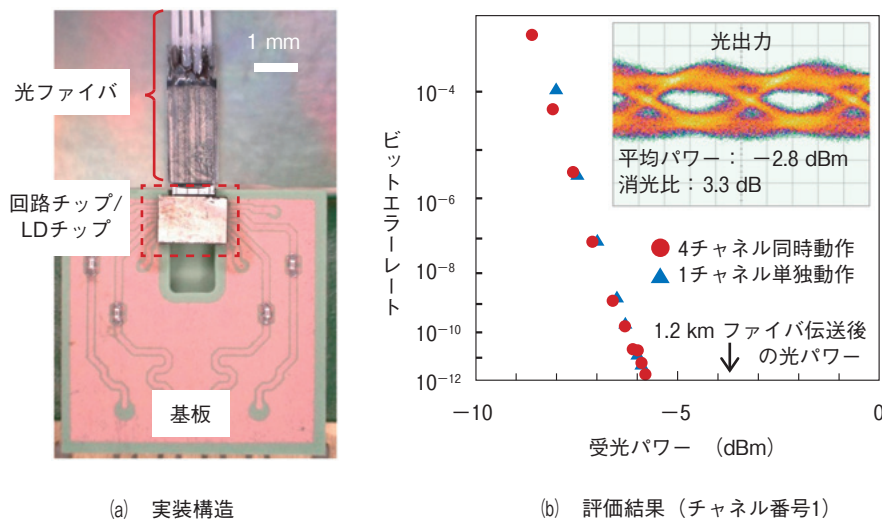


図5 作成した光送信器

らにはチップ内の通信では消費エネルギーの低減がより求められ、微小な活性層で動作するLDが求められます。NTTでは、この微小LDを実現するために、フォトニック結晶を用いたLDを開発しました⁽⁶⁾。作製したレーザの電子顕微鏡写真を図6に示します。フォトニック結晶とは、屈折率が光の波長程度の周期性を持つ人工的な周期構造です。この構造により、中央部に非常に強く光を局在させることができます。私たちは埋込再成長技術を駆使し、InPフォトニック結晶中に埋め込まれた活性層を有する構造の実現に成功しました。このフォトニック結晶レーザを、その特徴的な構造から、私たちは波長サイズ埋込活性層フォトニック結晶 (LEAP: Lambda-scale Embedded Active-region Photonic-crystal) レーザと呼んでいます。

作製したLEAPレーザの室温での注入電流-光出力特性を図7(a)に示します。この

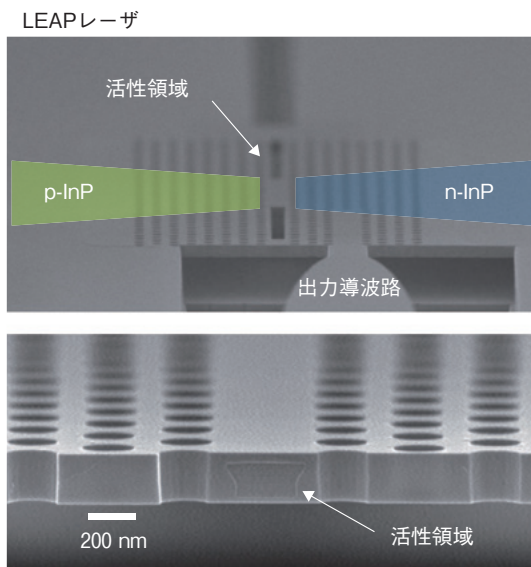
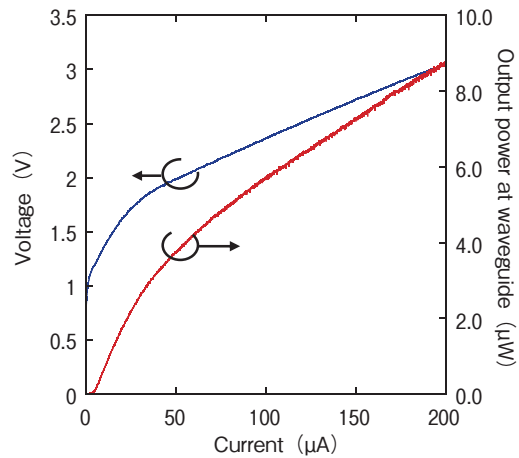


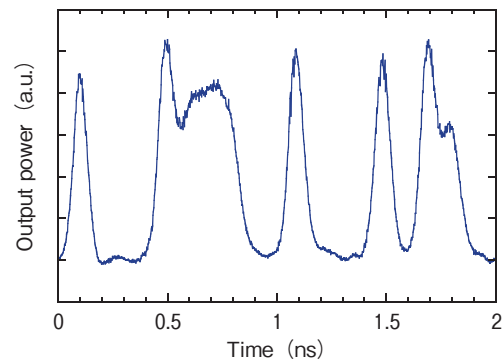
図6 LEAPレーザの電子顕微鏡写真

ような微小なLDであっても室温連続発振が実現でき、極めて小さいしきい値電流 $4.8 \mu\text{A}$ が得られました。バイアス電流 $25 \mu\text{A}$ 時、10 Gbit/sのNRZ信号による直接変調波形を図7(b)に示します。このような微小電流でも直接変調が可能で、LD単体として最小の消費エネルギー 4.4 fJ/bit が得られました。

本LEAPレーザは、前述したウエハ接合技術と組み合わせることで、InP基板上だけでなくSi基板上にも形成が可能です。このようにフォトニック結晶を用いた微小LDで、



(a) LEAPレーザの注入電流-光出力特性



(b) LEAPレーザの10 Gbit/s直接変調時の光波形

図7 LEAPレーザの特性

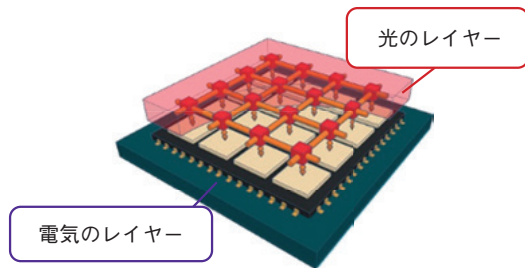


図8 演算処理回路と融合(チップ内のコア間光伝送)

将来チップ内のデータ転送にも適用可能な低消費エネルギー動作を実証しました。

今後の展開

本稿で紹介したSi基板上の半導体レーザーは、Si光回路との高い集積性を備え、CMOSドライバにより低消費電力で駆動できることから、ボード内やチップ内といった短距離光インターコネクションへの道筋を大きく拓く成果と考えています。今後は、大容量化と高密度集積化に挑戦し、さらにはCPUやGPUといった演算処理回路との融合を進め(図8)、将来の情報処理基盤の発展に寄与できるように研究開発を進めていきます。

参考文献

- (1) <https://www.jst.go.jp/lcs/pdf/fy2018-pp-15.pdf>
- (2) T. Fujii, K. Takeda, N-P. Diamantopoulos, E. Kanno, K. Hasebe, H. Nishi, R. Nakao, T. Kakitsuka, and S. Matsuo: "Heterogeneously Integrated Membrane Lasers on Si Substrate for Low Operating Energy Optical Links," IEEE Journal of Selected Topics in Quantum Electronics, Vol. 24, No. 1, 1500408, 2016.
- (3) H. Nishi, T. Fujii, N-P. Diamantopoulos, K. Takeda, E. Kanno, T. Kakitsuka, T. Tsuchizawa, H. Fukuda, and S. Matsuo: "Monolithic Integration of an 8-channel Directly Modulated Membrane-laser Array and a SiN AWG Filter on Si," European Conference on Optical Communication, Paper Th3B.2, 2018.
- (4) 岸・長谷・小林・井田・栗島・野坂: "超低消費電力アナログ回路技術," NTT技術ジャーナル, Vol. 28, No. 11, pp. 21-24, 2016.

- (5) T. Kishi, H. Wakita, K. Shikama, M. Nagatasni, S. Kanazawa, T. Fujii, H. Nishi, H. Ishikawa, Y. Kawajiri, A. Aratake, H. Nosaka, H. Fukuda, and S. Matsuo: "A 25-Gbps x 4ch, Low-Power Compact Wire-Bond-Free 3D-Stacked Transmitter Module with 1.3- μ m LD-Array-on-Si for On-Board Optics," Optical Fiber Communication Conference, Paper Tu2l.1, 2019.
- (6) K. Takeda, T. Sato, A. Shinya, K. Nozaki, W. Kobayashi, H. Taniyama, M. Notomi, K. Hasebe, T. Kakitsuka, and S. Matsuo: "Few-fJ/bit data transmissions using directly modulated lambda-scale embedded active region photonic-crystal lasers," Nature Photonics, Vol. 7, pp. 569-575, 2013.



(上段左から) 武田 浩司/ 藤井 拓郎/ 岸 俊樹/
鹿間 光太

(中段左から) 脇田 斉/ 西 英隆/ 佐藤 具就/
土澤 泰

(下段左から) 瀬川 徹/ 佐藤 昇男/ 松尾 慎治

IOWN構想における情報処理基盤の高速化と低消費電力化に向け、光電融合デバイスと長年培った技術により貢献できるよう研究開発を進めていきます。

◆問い合わせ先

NTT先端集積デバイス研究所

企画担当

E-mail sende-kensui-p@hco.ntt.co.jp