



# IOWNを支える光電融合デバイス (第2・第3世代デバイスの開発)

本稿では、これまでにNTTデバイスイノベーションセンタで開発を進めてきた、第2・第3世代光電融合デバイスについて紹介します。それぞれの世代のデバイスのめざすアプリケーションおよび技術的な要請について述べるとともに、光電融合デバイスだからこそ得られた利点と、それを実現するための技術的なポイントについて解説します。

キーワード：#光電融合、#シリコンフォトニクス、#コパッケージ

かめい しん  
亀井 新  
いし い ゆうぞう  
石井 雄三

NTTイノベティブデバイス

## 第2世代・第3世代の光電融合デバイスとは

第2世代光電融合デバイスとは、近年の光通信ネットワークシステムにおいて、重要な役割を担うデジタルコヒーレント光トランシーバへの適用を目的としたデバイスです。私たちはシリコンフォトニクスという新しい光技術を活用し、光トランシーバの小型・低消費電力化を実現する光電融合デバイスを開発し、実用化してきました。本稿の前半では、デジタルコヒーレント光トランシーバの進展とシリコンフォトニクス技術、そして開発した光電融合デバイスについて解説します。

第3世代光電融合デバイスとは、データセンタ内の短い距離の光接続を対象としたデバイスです。AI（人工知能）・ML（機械学習）、AR（Augmented Reality）・XR（Extended Reality）等の広帯域アプリケーションの増加に伴って、データセンタ内ネットワークトラフィックは増大しており、特にそれに伴う電力増加は大きな課題です。本稿の後半では、Co-Packaged Optics（CPO）と呼ばれる新しい実装技術を中心に、私たちの取り組みを解説します。

## 光トランシーバの小型化とシリコンフォトニクスの適用

デジタルコヒーレント伝送は、デジタル信号処理による強力な補償技術によって光伝送における信号劣化を補償することができ、これまで数100～数1000 kmの長距離の伝送用途として発展してきました。現在

では、特にトラフィック増大が顕著となっているデータセンタ間通信（DCI：Data Center Interconnect）等、100 km程度の比較的短距離用途としても、デジタルコヒーレント伝送技術の適用が進んでいます。

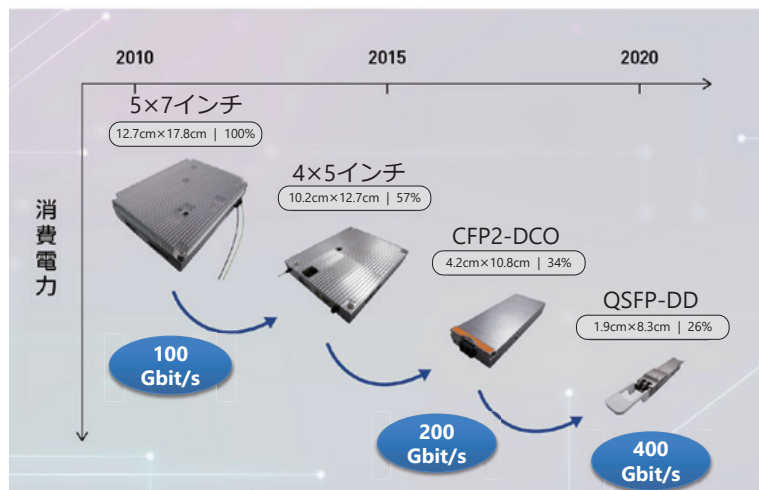
光伝送用のデバイスの標準を策定する業界団体OIF（The Optical Internetworking Forum）<sup>(1)</sup>は、デジタルコヒーレント用光トランシーバの消費電力やサイズについての規格を定めています。同団体は2012年以降数年ごとにデジタルコヒーレント光トランシーバの新しい規格を策定し、そのたびにサイズの小型化を要求してきました。

図1は、デジタルコヒーレント光トランシーバの小型化・低消費電力化・高速化のトレンドを示したものです。2012年ごろには、5×7インチ（12.7 cm×17.8 cm）の大きさだったものが、最近では、QSFP-DD<sup>(2)</sup>と呼ばれる約2 cm×8 cmまでに

小型化が要求され、伝送速度は100 Gbit/sから400 Gbit/sへと高速化し、消費電力は4分の1に低減されています。

小型・低消費電力化と高速化が求められる背景には、データセンタなどにおける光トランシーバの高密度配置に対するニーズがあります。その一方、光トランシーバの需要数は年々増大を続けており、その経済化や生産性向上に向けた変革の必要性も高まっています。

このようなデジタルコヒーレント光トランシーバは、デジタル信号処理回路（DSP）と、送信側は電気信号を増幅するアナログ電子回路（ドライバ）、電気信号を光信号に変換して送出する光変調器、受信側は光信号を受信し、電気信号に変換する光受信器、電気信号を増幅するアナログ電子回路（TIA：Trans-Impedance Amplifier）、さらに送信用および受信の局発光となるレー



写真提供：日本電気(株)

図1 デジタルコヒーレント光トランシーバのトレンド

が光源から構成されています。

この構成の中で、光デバイスと称される光変調器と光受信器を実現するために、従来の光トランシーバにおいては、その機能にもっとも適した光学材料系を用いた、個別のパッケージデバイスが適用されてきました。例えば、光変調器ではニオブ酸リチウム (LiNbO<sub>3</sub>) や、インジウムリン (InP) 材料です。しかしデバイスサイズの制約から、求められる光トランシーバの小型化には対応できなくなり、シリコンフォトニクス技術を活用した光デバイスの小型・集積化が目出されるようになりました。

私たちが早くからシリコンフォトニクス技術の可能性に着目し、研究開発を続けてきました。シリコンフォトニクスの長所は、その圧倒的な小型性に加え、成熟したシリコンプロセスに基づく高い生産性にあると考えられてきました。一方で光源機能の実現は困難で、精密な光の位相の制御を要する光波長フィルタ等の機能は不得手であり、また、光の偏波によって特性が大きく異なる（偏波依存性が大きい）という難しい面もありました。

このようなシリコンフォトニクスですが、デジタルコヒーレント技術とはとても相性が良かったといえます。図2は、コヒーレント光トランシーバの光デバイス部分の回路構成を示したものです。光変調器は4つの変調回路と、偏波回転合流器、光受信回路は偏波分離回転器と、2つの光ミキサ回路、8つのPD (Photo Detector) から構成され、さらに送信受信の光信号パワーを監視するモニター用PDや可変光減衰器も複数必要です。ここで、これらの回路には精密な光位相制御が不要であり、また偏波を分離して処理するため、回路の偏波依存性も問題にはなりません。加えて偏波依存性の大きなシリコンフォトニクスは偏波回転合流（分離回転）器のような偏波を制御する回路を得意とするという特徴もありました。これは、従来の材料系では、別の光学部品をパッケージ内に組み込んで偏波制御回路を実現していたのに対し、シリコンフォトニクスは、同じチップ内に集積できるという大きな利点をもたらしました。また、多数のPDを集積することも、シリコンフォトニクスでは比較的容易に可能でした。

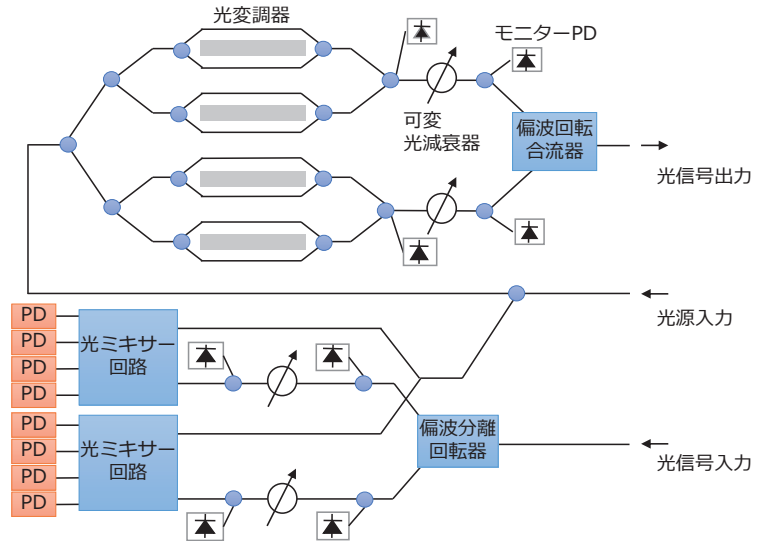


図2 光トランシーバ向け光デバイスの回路構成

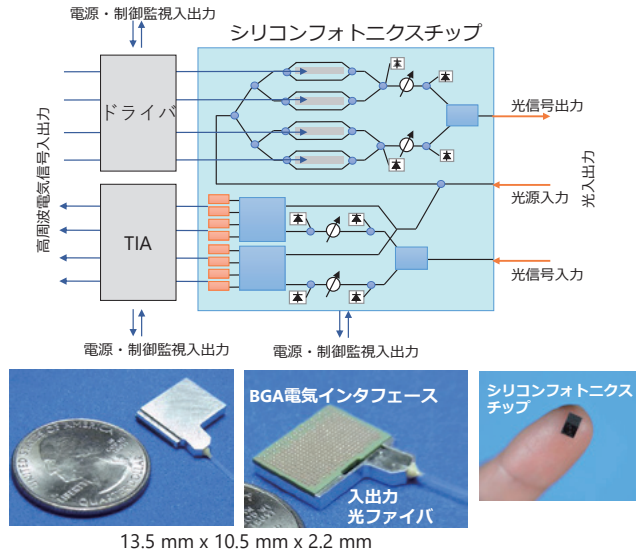


図3 COSAの構成、外観、および搭載のシリコンフォトニクスチップ

私たちは、このようなシリコンフォトニクスの特徴を活用し、光源以外のすべての光回路を集積するという方針で、光トランシーバ向けのシリコンフォトニクスチップを開発しました。回路構成としては図2に示したすべての要素を1つのシリコンフォトニクスチップで実現しています。

### 第2世代光電融合デバイス —コヒーレント光サブアセンブリ (COSA)

第2世代光電融合デバイスは、シリコンフォトニクスを用い、小型の光トランシーバへの適用を目的としたデバイスです。第

2世代光電融合デバイスとして私たちが開発し、すでに実用化を行ったのが、COSA (Coherent Optical SubAssembly: コヒーレント光サブアセンブリ)<sup>(3)</sup>です。図3は、COSAの構成と外観を示しています。光回路を集積したシリコンフォトニクスチップに加え、光変調器を駆動するドライバ、受信PDの出力電流を電圧信号に変換して増幅するTIAまでを1つのパッケージ内に実装しています。COSAという第2世代光電融合デバイスの実現により、DSP、COSA、レーザー光源という3つのキーデバイスのみで、シンプルかつ小型に、光トランシーバを構成することができるようになりました。

COSAの適用先については、当時、デジタルコヒーレント通信のアプリケーションとして着目され始めていた、分散化されたデータセンタ間を結びDCIへの導入をめざしました。DCI向けの光トランシーバとしては、伝送距離80~120 km程度、伝送容量は400 Gbit/s、フォームファクターとしては従来に比較して飛躍的に小型であるQSFP-DD (約2 cm × 8 cm)、という標準化が進められました。私たちはこの小型光トランシーバを実現する第2世代光電融合デバイスとしてCOSAの開発を行いました。

図3にあるように、搭載したシリコンフォトニクスチップのサイズは約4 mm × 6 mm、パッケージ部分のサイズは13.5 mm × 10.5 mm × 2.2 mmであり、QSFP-DDフォームファクターのトランシーバ内に十分搭載可能な小型性を実現しました。

このようにCOSAにおいて、従来の個別光デバイスから飛躍的な小型化を可能にした要素としては、温度コントロール部を省略できたこと、パッケージに気密性が必要ではないことが挙げられます。これらは、シリコンの材料安定性などを最大限に活用しつつ、独自の光回路設計を適用することで特性の温度無依存化や耐湿性を実現した結果によるものです。また、非気密パッケージゆえに、光ファイバの端面を直接シリコンフォトニクスチップに接続するという、シンプルな構成が可能となり、この点も小型化に貢献するとともに、高い生産性にも寄与しています。

上記に加えて、COSAは、光トランシーバ基板に実装する際の、簡便性と生産性にも優れたデバイスです。COSAの特徴として、電気信号のインターフェースとしてBGA (Ball Grid Array) を採用した点と、光のインターフェースは従来同様に光ファイバで、シリコンフォトニクスチップへの直接接合の形態でありながら、半田リフロー実装温度 (約250 °C) に耐える構造と材料を実現した点があります。従来の光デバイスの多くは、基板に他の電子部品を半田リフロー実装した後、個別に実装する必要があり、工程の生産効率が課題となっていました。これに対しCOSAは、BGAインターフェースの採用と、耐熱性の向上により、他の電子部品と同時かつ自動化工程によ

る半田リフロー実装が可能になっています。このCOSAの実装形態は、光デバイスあるいは光電融合デバイスにおいて、画期的な変化であったといえます。COSAは他の電子デバイスと同様に自動化された実装ラインで扱えるため、光トランシーバ実装工程の大幅な簡略化と効率化が実現されました。COSAは2020年から商用化し、現在多くの小型デジタルコヒーレント光トランシーバで使用されつつあります。

### 第2世代光電融合デバイス —コヒーレントコパッケージ

COSAに続く第2世代光電融合デバイスの開発としては、さらなるデバイスの集積化を進めてきました。COSAは、光回路であるシリコンフォトニクスと、アナログ電子回路であるドライバ・TIAを1パッケージに集積した光電融合デバイスでしたが、私たちはさらにこの光電融合の方向性を推し進め、デジタル信号処理回路 (DSP) と、COSA機能の1パッケージ化 (コヒーレントコパッケージ) の開発を行いました。

図4は、このコヒーレントコパッケージの構成と外観を示しています。COSAと同様の400 Gbit/sに対応するシリコンフォトニクスとアナログ電子回路に加え、DSPも、単一のパッケージ基板上に搭載することにより、パッケージ部分のサイズは21.9 mm × 11.5 mm × 2.3 mmであり、QSFP-DDフォームファクターのトランシーバ内にさらに余裕を持って搭載可能な小型性を実現しました。またCOSAと同様にBGAインタフェースを採用しており、自動化工程に

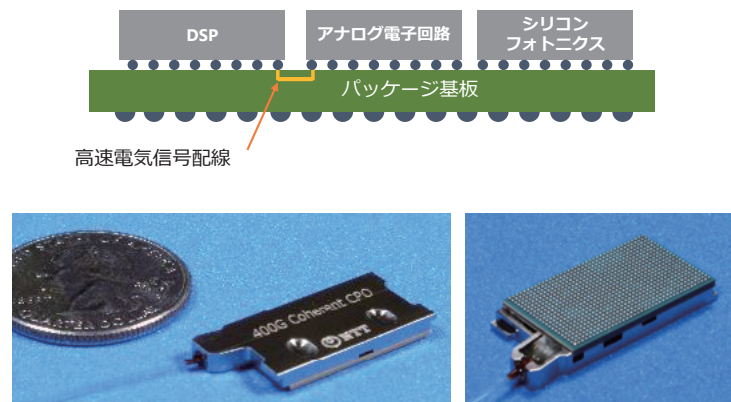
よる半田リフロー実装に対応しています。

このデバイスのねらいは、将来的にさらなる信号の高速化が進むにあたり、DSPとCOSAを接続する、高速の電気信号配線の性能が特に重要になることから、図4に示すように、その配線をパッケージ基板内に取り込むことで、配線をなるべく短尺化して、その性能を最大化することにあります。加えて、光トランシーバにおいて、DSPとCOSAを接続する高速配線を設計する必要がなく、光トランシーバの開発期間短縮にも寄与します。400 Gbit/s向けのコヒーレントコパッケージは2023年から商用化し、今後、小型デジタルコヒーレント光トランシーバに使用されていくことが期待されます。

### 第3世代光電融合デバイス

データセンタ内では、大量のトラフィックを処理するために、多数のサーバラック間を、スイッチを用いた2~3階層のツリー構成で接続します。近年ではAI・ML処理を専用で行うためのGPUクラスタが組まれることも多く、大規模なクラスタではスイッチを介して接続されます。

大容量スイッチをはじめ、現在の光伝送装置の多くは、フロントパネルにプラグブル型の光トランシーバが多数配列されます。図5に側面図で示すように、筐体内のスイッチASICとプラグブルトランシーバ間は、マザーボード上の電気配線で接続されます。信号速度が高速になるとマザーボードの伝送損失が急増するため、正確に信号伝送させるためには高度な信号補償回路が必要と



21.9 mm x 11.5 mm x 2.3 mm

図4 コヒーレントコパッケージの構造、および外観

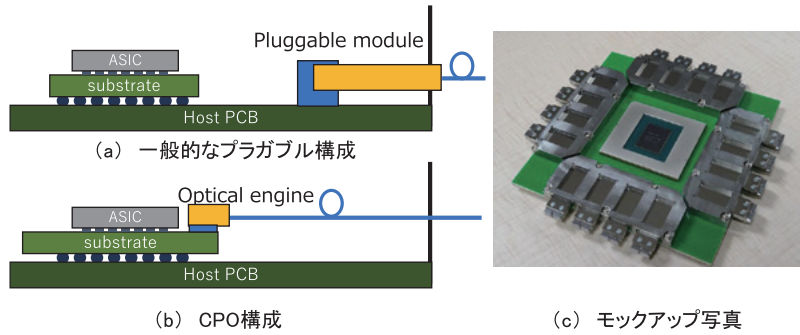


図5 Co-Packaged Optics構成のスイッチ

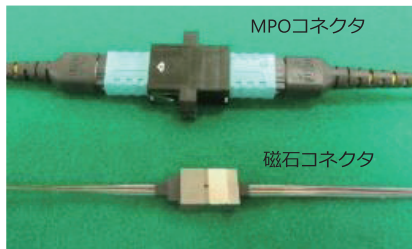
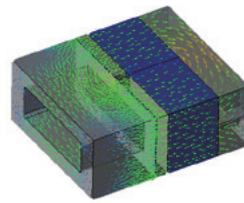


図6 磁石コネクタの外観、および磁力線イメージ例



磁力線の様子 (例)

なり、消費電力を増大させます。大容量スイッチASICは500 Wを超える電力を消費しますが、その3割は高速電気信号伝送用のI/O (Input/Output) 回路が占めます。この電力を下げるためには、光トランシーバをできるだけスイッチASICの近傍へ配置することが有効であり、Near Package Optics (NPO)、またはCo-Packaged Optics (CPO) と呼ばれる新しい実装形態が目まぐるしく注目されています。フロントパネル側からトランシーバを抜き差しすることはできなくなりますが、その代わりに、システムの総電力削減や、フロントパネルへより多くの光ファイバを収容できると期待されています。

NPOあるいはCPOで用いられる光トランシーバは、従来のフロントパネルプラグトランシーバとは区別して、光エンジンと称されます。図5(c)は、私たちが開発中の光エンジンのプロトタイプを、スイッチASIC周囲に配置したイメージ(モックアップ)です。光エンジンは、OIFで制定された仕様に基づき、50 mm×20 mm×7 mmほどのサイズで、3.2 Tbit/sの伝送容量を持ちます。第2世代光電融合デバイスで採用が始まったシリコンフォトニクス技術を用いますが、コヒーレントではなく、PAM4伝送用光回路が多チャンネル集積されている点が大きな違いです。

光エンジンは最大で70本弱のシングルモード光ファイバを収容します。51.2 Tbit/sスイッチを16個の3.2 Tbit/s光エンジンで入出力する場合を考えると、約1000本の光ファイバを筐体内に収容することになります。このファイバ取り回しは煩雑となるため、光エンジンと光ファイバの搭載を分けて行えるよう、光エンジンは光コネクタインタフェースであることが望ましいです。

多心光コネクタとしては、MPO(多心プッシュオン)コネクタが一般的ですが、70本もの光ファイバを20 mm幅に収めることはできないため、私たちは独自の多心小型コネクタを開発しています。磁石による吸引力をプラグレセ間の押圧力として利用することによって、MPOコネクタでは不可欠であったスプリングやハウジング部品を省略することができ、大幅な小型化が可能となります。図6は原理確認のためのプロトタイプですが、MPOコネクタと比べて10分の1(体積比)を実証しました。同図右は磁力線を可視化したものですが、磁力が効率的に閉じ込められるよう設計されています。

## 今後の展開

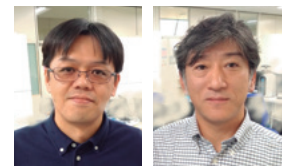
第2世代光電融合デバイスの開発として

は、さらなる高速化を進めています。現在の世代のコヒーレント光トランシーバとして、伝送速度800 Gbit/sのものが議論されています。私たちも、この高速化に対応したシリコンフォトニクスの開発に着手し、試作結果を報告しています<sup>(4)</sup>。現在は次の製品開発として、800 Gbit/sに対応するコヒーレントコパッケージの技術検討を進めています。

第3世代光電融合デバイスの開発としては、シリコンフォトニクスや光コネクタの開発のみならず、Co-Packaged Opticsという新しい実装構成への移行を推進するためのエコシステムづくりも並行して進めていきます。

## 参考文献

- (1) <https://www.oiforum.com/>
- (2) <http://www.qsfp-dd.com/>
- (3) S. Yamanaka and Y. Nasu: "Silicon Photonics Coherent Optical Subassembly for High-Data-Rate Signal Transmissions," OFC2021, Th5F.2, Virtual, June 2021.
- (4) S. Yamanaka, Y. Ikuma, T. Itoh, Y. Kawamura, K. Kikuchi, Y. Kurata, M. Jizodo, T. Jyo, S. Soma, M. Takahashi, K. Tsuzuki, M. Nagatani, Y. Nasu, A. Matsushita, and T. Yamada: "Silicon Photonics Coherent Optical Subassembly with EO and OE Bandwidths of Over 50 GHz," OFC2020, PDP, Th4A.4, San Diego, U.S.A., March 2020.
- (5) K. Shikama, N. Sato, Y. Doi, S. Tsunashima, and Y. Ishii: "A Concept of Introducing Magnetic Attraction Structure into Optical-fiber Connector," NTT Technical Review, Vol. 21, No. 4, pp. 77-82, April 2023.



(左から) 亀井 新/ 石井 雄三

本稿では、第2世代・第3世代の光電融合デバイスを紹介しています。今後、これらのデバイスを、さらに開発を進め、高速化および大容量化に寄与します。

## ◆問い合わせ先

NTTデバイスイノベーションセンター  
DIC企画部  
TEL 046-240-2473  
FAX 046-270-3703  
E-mail dic-kensui-p@ntt.com